

Technologie der Leistungselektronik

Heft 3

Zyklus II

Dioden und Transistoren

Technologie der Leistungselektronik

Allgemeingültige Arbeitsunterlage für wissenschaftlich-technische Mitarbeiter im VEB MLS

H e f t 3

Zyklus II: Dioden und Transistoren

Autoren:

Dr. Ing. L. Oppermann

Dipl-Phys. G. Lautenschläger

Dr. rer. nat. D. Zach

unter Mitarbeit von Ing. D. Kieback

Ing. K- Franke

Herausgegeben von:

Kammer der Technik

Betriebssektion

VEB Mikroelektronik "Karl Liebknecht" Stahnsdorf

Redaktion: Kommission für Weiterbildung der KDT-BS

Umschlag: Uwe Reuter

Druck: (25a)Rg 288/52/89 0.5

Reg.-Nr.

1987



Nachdruck, auch auszugsweise nur mit Genehmigung des Herausgebers!

Alleinvertrieb: KDT-Betriebssektion im VEB MLS

Inhaltsverzeichnis	Seite
1. Aufgaben des Zyklus II	1
2. Darstellung der angewendeten Grundtechnologien	3
3. Gehäuse für leistungselektronische Bauelemente	6
3.1. Anforderungen und Auswahlkriterien	6
3.1.1. Schutz vor Umgebungsbedingungen	6
3.1.2. Herstellen der Kontakte	6
3.1.3. Ableitung der Verlustwärme	7
3.2. Gehäuse für Leistungsdioden und Leistungstransistoren	8
4. Darstellung der technologischen Hauptschritte	14
4.1. Vereinzelung	14
4.1.1. Zielstellung	14
4.1.2. Vereinzelungsverfahren, Ausrüstungen und Materialien	15
4.1.2.1. Vereinzelung mittels Außenboardtrennschleifmaschinen	15
4.1.2.2. Vereinzelung durch Trennätzen	19
4.1.2.3. Andere Vereinzelungsverfahren	20
4.1.3. Kontrollverfahren	21
4.2. Passivierung der Einzelchips	22
4.2.1. Zielstellung	22
4.2.2. Verfahren und Materialien	23
4.2.3. Ausrüstungen und Technologie	26
4.2.4. Kontrollverfahren	29
4.3. Chipkontaktierung	30
4.3.1. Zielstellung der Verfahren	30
4.3.2. Verfahren	32
4.3.3. Kontrollverfahren	37
4.4. Drahtkontaktierung	38
4.4.1. Zielstellung der Verfahren	38
4.4.2. Verfahren, Material, Ausrüstungen	38
4.4.3. Kontrollverfahren	45
4.5. Zweitabdeckung mit Silikongummi	45
4.6. Verschluß	46
4.6.1. Zielstellung	46

4.6.2.	Metall-Glas/Keramik-Gehäuse	47
4.6.2.1.	Materialien, Verfahren, Ausrüstungen	47
4.6.2.2.	Kontrollverfahren	50
4.6.3.	Plastverkappte Bauelemente	51
4.6.3.1.	Materialien, Verfahren, Ausrüstungen	51
4.6.3.2.	Kontrollverfahren	54
4.6.4.	Modulgehäuse	54
4.6.4.1.	Verfahren und Materialien	54
4.6.4.2.	Kontrollverfahren	56
5.	Schwerpunkte der Weiterentwicklung	56
Literaturverzeichnis		58
Angewendete Kurzzeichen		60

1. Aufgaben des Zyklus II

Aufgabe des Zyklus II ist es, die Halbleiterelemente (Chips), die sich am Ende des Zyklus I im Scheibenverband befinden, als vollständig meßfähige und gegen Umwelteinflüsse ausreichend geschützte Halbleiter-Bauelemente aufzubauen, so daß sie nach Messung der Bauelementedaten im Zyklus III dem Anwender zum Einsatz übergeben werden können.

Aus dieser prinzipiellen Aufgabe leiten sich die Schwerpunktaufgaben des Zyklus II ab.

- Einsatz von optimalen Gehäusen für den angezielten Leistungsbereich
- Erarbeitung von technisch und ökonomisch optimierten Verfahren der Vereinzelungs-, Passivierungs- und Montageprozesse

Diese Aufgaben können nicht losgelöst von der Bauelementeentwicklung und den Verfahren des Zyklus I bearbeitet werden, sondern sind als Gesamtkomplex zu lösen und zu optimieren. Ausgangspunkt sind die Leistungsvorgaben des zu entwickelnden Bauelementes.

Hieraus resultieren Vorgaben, die die Aufgaben des Zyklus II bestimmen.

Mit der Vorgabe der Chip-Fläche und dem maximal zulässigen thermischen Widerstand bei der Ableitung der Verlustwärme sind die einsetzbaren Gehäuse im wesentlichen festgelegt. Aus den Zusatzforderungen zum geforderten Schutz vor Umwelteinflüssen (hermetischer Verschluß durch Metallgehäuse oder primär mechanischer Schutz in Plastikgehäusen) ergeben sich Präzisierungen, in deren Ergebnis ein Gehäuse oder ein begrenztes Spektrum von möglichen Gehäusen festzulegen ist.

Aus den Randbedingungen der Chip-Fläche, des thermischen Widerstandes und der einzusetzenden Gehäuse leiten sich jene Zielstellungen ab, die bei der Erarbeitung der technologischen Verfahren in allen Verfahrenskomplexen zu erfüllen sind.

Die Erarbeitung und Überführung der technologischen Verfahren umfaßt für Dioden und Transistoren folgende Komplexe:

- Vereinzelung der Halbleiterscheiben in Einzelelemente,
- Passivierung der beim Vereinzeln freigelegten pn-Übergänge, sofern dies nicht schon im Scheibenverband erfolgt ist,
- Montage der Halbleiterelemente in das Gehäuse mit den Teilschritten
 - Chipkontaktierung
 - Draht- bzw. Elektrodenkontaktierung
 - Gehäuseverschluß.

2. Darstellung der angewendeten Grundtechnologien

Die Montageprozesse des Zyklus II bestehen, wenn auch im konkreten technologischen Ablauf in unterschiedlicher Reihenfolge, so doch stets aus folgenden technologischen Hauptschritten:

- Ätzung der Halbleiteroberfläche am freigelegten pn-Übergang und Passivierung der Oberfläche (soweit nicht bereits im Zyklus I erfolgt),
- Kontaktierung des Si-Chips auf dem Gehäusesockel,
- Kontaktierung der weiteren elektrischen Anschlüsse des Si-Chips,
- Verschluß des Gehäuses,
- Komplettierung des Gehäuses.

Für die spezielle Durchführung dieser einzelnen Arbeitsgänge gibt es eine Vielzahl von erprobten Verfahren und technologischen Varianten. Welche der möglichen Technologien im einzelnen angewandt wird, hängt von vielerlei Faktoren ab, z. B. von spezifischen Anforderungen des Bauelementes, den verfügbaren Ausrüstungen und Materialien, aber auch von speziellen Forderungen des Anwenders der Bauelemente.

Für den Hersteller von elektronischen Bauelementen kommt es darauf an, eine minimal notwendige Anzahl von Grundtechnologien ausrüstungs- und verfahrensseitig aufzubauen und durch Variation dieser Grundtechnologie eine maximal mögliche Anzahl unterschiedlichster und den Kundenwünschen angepaßter Bauelemente zu realisieren. Gerade bei leistungselektronischen Bauelementen ist der Trend zu verzeichnen, daß mit steigender Leistung der Bauelemente und gleichzeitig steigendem Montageaufwand der Bedarf stückzahlenmäßig abnimmt.

Um eine rationelle Fertigung bei einem vertretbaren Preis der Bauelemente durchführen zu können, muß diese entweder an vorhandene Technologien angepaßt oder es müssen Wechselfließreihen mit multivalent nutzbaren Ausrüstungen aufgebaut werden.

Durch Variation der Parameter im Zyklus I (Dotierung, Diffusionsprofile usw.) und Beibehaltung der Chipabmessungen und des verwendeten Gehäuses können auf einer Montagelinie eine Vielzahl von Bauelementen mit unterschiedlichen elektrischen Parametern gefertigt werden. Andererseits ist es möglich, mit einer relativ geringen Anzahl von Chipvarianten durch Kombination gleicher oder verschiedener Chips miteinander ein Spektrum von Bauelementen, auch in unterschiedlichen Gehäusen, anzubieten.

So kann z. B. durch Parallelschaltung von zwei gleichen Chips in einem Gehäuse die Strombelastbarkeit verdoppelt oder durch Kombination eines Transistorchips

mit einem Diodenchip, wie sie in vielen Anwendungsfällen der Leistungselektronik benötigt wird, der Montageaufwand beim Anwender erheblich reduziert werden.

Die höchste Stufe dieser Kombinationsmöglichkeiten wird z. Z. in den Modulgehäusen M01, M02, M03 erreicht.

Die Vereinheitlichung der Montagetechnologien erfordert bei der Entwicklung neuer Bauelemente in neuen Gehäusen darauf zu achten, daß so viel wie möglich bereits im Einsatz befindliche Grund- und Hilfsmaterialien verwendet und für neue Arbeitsgänge schon bestehende und erprobte Verfahren und Ausrüstungen bzw. Teile davon eingesetzt werden können. Trotzdem ist es aber unumgänglich, verschiedene gehäuse- bzw. bauelementspezifische Montagelinien einzurichten, so für

- Dioden im DO 13/15 Gehäuse
- Dioden und Transistoren auf Trägerstreifen (DO/TO 218/220)
- Transistoren im Metall-Glas-Gehäuse TO 3
- Dioden in Schraubgehäusen A 3/4 M
- Dioden und Transistoren in Modulgehäusen M01, M02, M03.

Die Folge der Hauptarbeitsgänge für diese Montagelinien ist in Tab. 2.1. dargestellt.

Gehäuse	Art der Passivierung	Arbeitsgang Nr.			im Zyklus II			
A3/4M	Glas	1	2		5	6	8	9
DO/TO 218/220	Glas	1	2	5		7	8	9
TO 3	Glas	1	2	5		7	8	9
	Silikongummi		2	3 4 1 5		7	8	9
DO 13/15	Silikongummi		2	3		6 4	8	9
M 01/02/03	Glas	1	2	5		6	7 8	9

Tab. 2.1. Darstellung der Reihenfolge der Hauptarbeitsgänge

Arbeitsgang Nr.	Arbeitsaufgabe	Abschnitt
1	Vormessen der Chips	-
2	Vereinzeln	4.1.
3	Abtrage-(Trenn-)Ätzen	4.2.
4	Passivieren	4.2.
5	Kontaktierung des Gehäusesockels	4.3.

6	Anschluß von Katode bzw. Anode	4.3.
7	Anschluß von Emitter und Basis	4.4.
8	Zweitabdecken	4.5.
9	Verschuß	4.6.

Tab. 2.2. Aufgabe der Arbeitsgänge

Durch Einsatz von aufeinander abgestimmten Magazinier- und Aufnahmevorrichtungen können hochproduktive Ausrüstungen für die Bearbeitung verschiedener Gehäuse genutzt werden, z. B. Durchlauföfen, Drahtbonder, Verschußmaschinen, Tester.

Die konstruktive Gestaltung der Sockel muß dieser Möglichkeit Rechnung tragen.

Es ist z. B. möglich, den "inneren" Aufbau von TO 3-Sockeln den bauelementspezifischen Forderungen anzupassen, die Außengeometrie aber gleichartig zu gestalten, so daß die Montage auf den gleichen Ausrüstungslinien erfolgen kann.

3. Gehäuse für leistungselektronische Bauelemente

3.1. Anforderungen und Auswahlkriterien

Gehäuse von Halbleiter-Hauelementen haben folgende Aufgaben zu erfüllen:

- Umhüllung des Halbleiter-Elementes zum Schutz vor Umgebungsbedingungen,
- Sicherung der elektrischen Verbindung von den Kontaktflächen des Chips zu den Anschlußkontakten der Anwenderschaltung,
- Ableitung der im elektrischen Betrieb entstehenden Verlustwärme zum Kühlmedium ggf. mit Unterstützung von Kühlkörpern.

3.1.1. Schutz vor Umgebungsbedingungen

Bei Verwendung von Chips mit organischer Passivierung läßt sich meist kein langzeitstabiler Schutz des pn-Übergange gegenüber Feuchtigkeit erreichen. Halbleiterelemente mit organischer Passivierung erfordern dementsprechend als Umhüllung Metallgehäuse, die hermetisch dicht sind und einen langzeitstabilen Schutz gewährleisten. Demgegenüber sind Halbleiterelemente mit anorganischem Schutz den pn-Übergange, z. B. durch Glaspassivierung, prinzipiell geeignet, als Plastbauelement aufgebaut zu werden.

Bei besonderen Anforderungen an die Zuverlässigkeit der Bauelemente, bei Einsatz in besonderen klimatischen Verhältnissen oder bei militärischem Einsatz werden auch glaspassivierte Chips im Metallgehäuse montiert.

3.1.2. Herstellen der Kontakte

Die konstruktive Ausführung der Kontakte und damit die Gehäusekonstruktion wird bestimmt von der Art des Halbleiterelementes, z.B. Diode oder Transistor, von der Strombelastbarkeit des Halbleiterelementes und vom maximal zulässigen thermischen Widerstand zur Wärmeableitfläche.

In Übereinstimmung mit dem internationalen Stand werden folgende Kontaktierverfahren angewendet:

- Weichlotkontaktierung (bei Dioden und Transistoren in den Gehäusen nach Abb. 3.1.1. bis 3.1.12.),
- Drahtkontaktierung mittels Ultraschallschweißverfahren (Emitter- und Basiskontaktierung von Transistoren in den Gehäusen nach Abb. 3.1.7. bis 3.1.12.).

Bei Hochstrombauelementen werden bei höherer Strombelastbarkeit größere Chipflächen erforderlich, so daß die Kontaktierung als Druckkontakt erfolgt. Die hierfür üblichen Gehäuse sind Scheibengehäuse. Abb. 3.1.13. zeigt ein Scheibengehäuse mit Druckkontaktierung.

Die Kriterien für den Einsatz der einzelnen Kontaktierverfahren werden ausführlich unter Pkt. 4.3. und 4.4. dargelegt.

3.1.3. Ableitung der Verlustwärme

Aus den vorgegebenen Leistungsdaten des Halbleiterbauelementes ergibt sich für eine maximale Verlustleistung P_{vmax} bei einer maximalen Sperrschichttemperatur ϑ_{jmax} und der Umgebungstemperatur ϑ_u der maximal zulässige thermische Widerstand R_{th} nach

$$R_{th} = \frac{\vartheta_{jmax} - \vartheta_u}{P_{vmax}} \quad (1)$$

Der Gesamtwiderstand setzt sich nach

$$R_{th} = R_{tha} + R_{thi} \quad (2)$$

aus dem mit der Gehäusekonstruktion zu beeinflussenden inneren Wärmewiderstand R_{thi} von der Sperrschicht (junction) zur Gehäuse (case)-Wärmeableitfläche, auch mit R_{thjc} bezeichnet, und dem äußeren Wärmewiderstand R_{tha} bis zum Kühlmedium zusammen.

Mit dem Gehäuse- und Montageaufbau wird der innere Wärmewiderstand beeinflusst.

Er errechnet sich aus der Summe der Einzelwiderstände von i Schichten mit einer jeweiligen Schichtdicke d_i , einer Wärmeableitfläche A_i und einer Wärmeleitfähigkeit λ_i nach

$$R_{thi} = \sum_{i=1}^n \frac{d_i}{\lambda_i \cdot A_i} \quad (3)$$

Um einen geringen thermischen Widerstand zu erreichen, müssen die Gehäuse aus gut wärmeleitfähigen Werkstoffen (z. B. Kupfer, Aluminium oder z. T. BeO-Keramik) mit geringer Gesamtdicke vom Halbleiterelement zur Wärmeableitfläche aufgebaut sowie Maßnahmen zur Verteilung der Wärme auf eine möglichst große Wärmeableitfläche vorgesehen sein. Dabei ist zu berücksichtigen, daß der Einfluß der Wärmeableitfläche von der Schichtdicke des wärmeleitenden Werkstoffes abhängig ist.

Demgegenüber ergeben sich aus den Zielstellungen der Kontaktierung (s. Pkt. 4.3.) Forderungen nach dem Einsatz von Temperatur-wechselbeständigen Metallen, z. B. Wolfram oder Molybdän, die jedoch einen hohen thermischen Widerstand aufweisen. Dies ist ein Beispiel dafür, daß eine Reihe von gegenläufigen Forderungen einerseits der Gehäusekonstruktion und andererseits der Montagetechnologie vorhanden sind, so daß der zur Ableitung der Verlustleistungswärme erreichbare thermische Widerstand des jeweils eingesetzten Gehäuses vielfach einen Kompromiß darstellt.

3.2. Gehäuse für Leistungsdioden und Leistungstransistoren

Für das Spektrum der im MLS produzierten bzw. zur Produktion vorgesehenen leistungselektronischen Bauelemente werden die in den Tabellen 3.1. und 3.2. aufgeführten Gehäuse eingesetzt. Die Gehäusebauformen entsprechen den internationalen Standards. Da zur Sicherung der Exportfähigkeit diese Standards eingehalten werden müssen, entsprechen die Bauformen dem JEDEC-Standard, von dem auch die Gehäusebezeichnungen übernommen sind.

Eine Ausnahme bilden die Schraubgehäuse A3 M und A4 M. Diese Gehäuse haben nach dem IEC-Standard metrisches Gewinde am Schraubsockel, während die entsprechenden Gehäuse DO 4 und DO 5 nach JEDEC-Standard ein Zollgewinde aufweisen.

Typ bzw. Typreihe	$I_{FAV}(A)$	$U_{RRM}(V)$	Gehäuse	Abb.
SY 351	3	1 600	DO 13	3.1.1.
SY 360	0,95	1 000	DO 15	3.1.2.
SY 330	0,45	2 000	DO 15	3.1.2.
SY 345	1,4	1 000	DO 15	3.1.2.
SY 356	3	1 000	DO 13	3.1.1.
Epitaxie-Diode	17	50-200	DO 220	3.1.3.
	25	50-200	DO 218/A3 M	3.1.4./3.1.5.

Normal-Diode 10A	10	1 600	A3 M ¹	3.1.5.
" 20A	20	1 600	A3 M ¹	3.1.5.
" 40A	40	1 600	A4 M ²	3.1.6.
" 60A	60	1 600	A4 M ²	3.1.6.
Schnelle-D. 10A	10	1 000	A3 M ¹	3.1.5.
" 20A	20	1 000	A3 M ¹	3.1.5.
" 40A	40	1 000	A4 M	3.1.6.
80 A-Diode	80	1 600	M0 1	3.1.10.

¹) A3 M = DO 4, jedoch mit metrischem Gewinde

²) A4 M = DO 5, jedoch mit metrischem Gewinde

Tab. 3.1. Gehäuse für Leistungsdioden

Typ bzw. Typreihe	$U_{CB0}(V)$	$U_{CE0}(V)$	$I_{Csat}(A)$	Gehäuse (mögl.Ablös.)	Abb.
SU 160	1 650	700	4,5	TO 3	3.1.9.
SU 161	1 575	350	2,0	TO 3	3.1.9.
SU 169	1 000	400	8	TO 3	3.1.9.
SU 180	1 200	400	2	TO 3	3.1.9.
SU 380	850	400	2,5	TO 220	3.1.7.
SU 190	1 000	450	15	TO3(TO218)	3.1.9. (3.1.8.)
SU 111	450	400	7	TO3(TO218)	3.1.9. (3.1.8.)
30A/700V	1 000	700	30	MO 2	3.1.11.
60A/700V	1 000	700	60	MO 3	3.1.12.

Tab. 3.2. Gehäuse für Leistungstransistoren

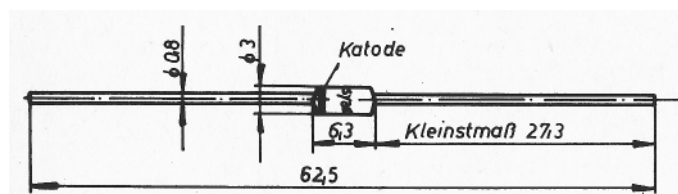


Abb. 3.1.1. Koaxiales Plastikgehäuse, DO 15

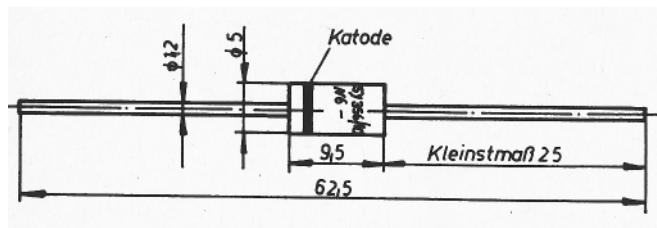


Abb. 3.1.2. Koaxiales Plastgehäuse, DO 13

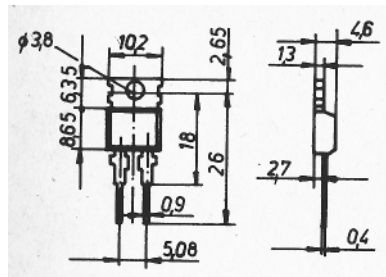


Abb. 3.1.3. Trägerstreifen-Plastgehäuse DO 220

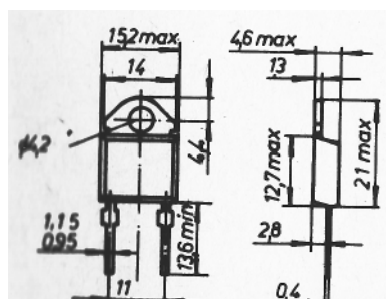


Abb. 3.1.4. Trägerstreifen-Plastgehäuse DO 218

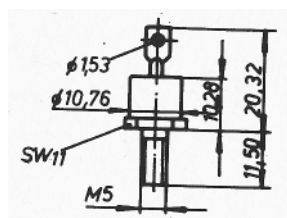


Abb. 3.1.5. Schraubgehäuse A3 M (DO 4)

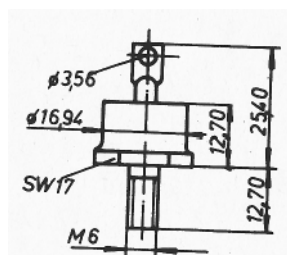


Abb. 3.1.6. Schraubgehäuse A4 M (DO 5)

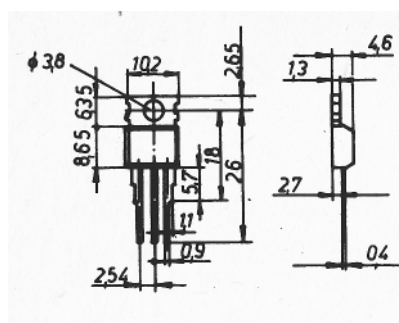


Abb. 3.1.7. Trägerstreifen-Plastgehäuse TO 220

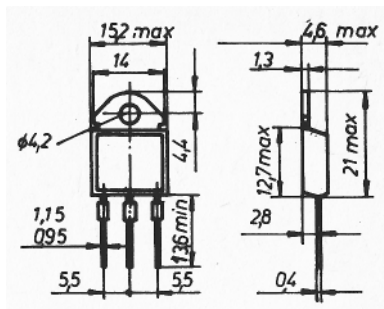


Abb. 3.1.8. Trägerstreifen-Plastgehäuse TO 218

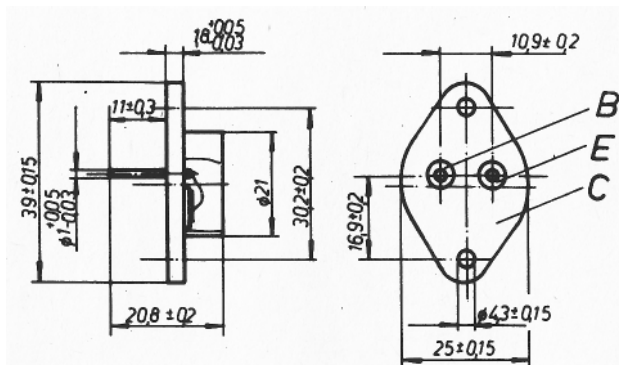


Abb. 3.1.9. Metallgehäuse TO 3 B = Basis, E = Emitter, C = Kollektor

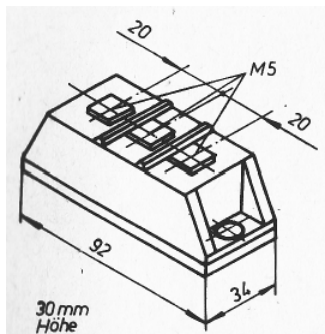


Abb. 3.1.11. Modulgehäuse M 02

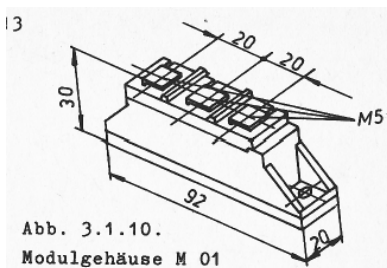


Abb. 3.1.10.
Modulgehäuse M 01

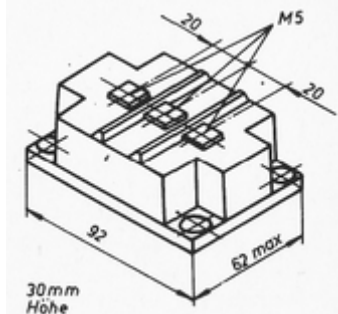


Abb. 3.1.12. Modulgehäuse M 03

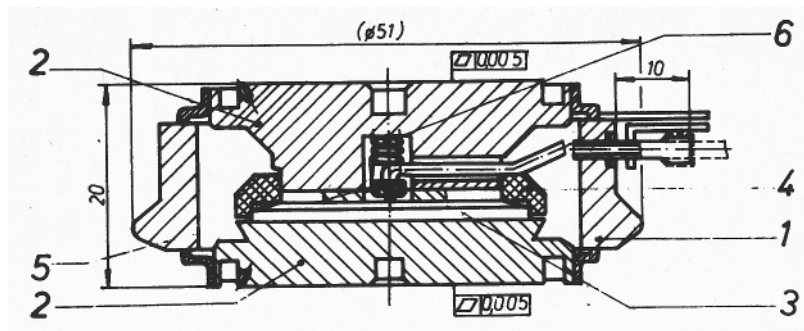


Abb. 3.1.13. Druckkontaktierung in Scheibengehäusen

- | | |
|----------------------------------|-----------------------------------|
| 1 Keramikkörper | 4 Justierung |
| 2 Druckplatten | 5 Basiskontakt |
| 3 Sandwich (W-Ronde und Si-Chip) | 6 Federelement des Basiskontaktes |

4. Darstellung der technologischen Hauptschritte

4.1. Vereinzelung

4.1.1. Zieletellung

Das Ziel der Vereinzelung ist das Auftrennen der strukturierten Si-Soheiben in einzelne Chips mit sauberen und störungsarmen Trennflächen bei optimaler Flächennutzung. Die geforderten Abmessungen der Chips (meist quadratisch oder sechseckig) müssen genau getroffen werden. Die auftretenden Abweichungen dürfen 0,1 mm nicht überschreiten.

Während sonst die einfache senkrechte Schnittführung beim Vereinzeln ausreicht, werden zur Herstellung hochsperrender Bauelements für die Leistungselektronik Chips mit positiver Anschrägung gefordert. Eine positive Anschrägung bedeutet, daß die Chips im hochdotierten Gebiet die größte Fläche aufweisen.

Durch die Anschrägung der Chips wird erfahrungsgemäß die Möglichkeit der Ausbildung von Überschlügen im pn-Übergangsgebiet an der Oberfläche verringert.

4.1.2. Vereinzelungsverfahren - Ausrüstungen und Materialien

4.1.2.1. Vereinzelung mittels Außenboardtrennschleifscheiben

Das in der Halbleitertechnik verbreitetste Vereinzelungsverfahren ist das Auftrennen der Si-Scheiben mittels rotierender Trennschleifscheiben, wobei der Außenboard der Trennschleifscheiben mit feinen Diamantkörnern besetzt ist (Metall- oder Kunststoffbindung).

Man unterscheidet zwischen

- Gatter-Schneiden, bei denen mehrere Trennschleifscheiben von üblicher Dicke ($\sim 100\mu\text{m}$) zu einem Sägegatter zusammengestellt sind

und

- Hochgeschwindigkeitssägen, bei denen extrem dünne Trennschleifscheiben ($20 - 50\mu\text{m}$ Dicke) mit sehr hoher Geschwindigkeit ($30\,000\text{ U/min}$) rotieren. Durch die hohe Rotationsgeschwindigkeit und einem Vorschub bis zu 200mm/s wird eine produktive Arbeitsweise im Einzelschnitt ermöglicht.

Infolge des geringen Platzbedarfes, vor allem aber wegen der sauberen und materialsparenden Schnittführung haben sich sowohl international als auch in den Halbleiterbetrieben der DDR die Hochgeschwindigkeitssägen gegenüber anderen Vereinzelungseinrichtungen durchgesetzt.

Gatterschneiden (vgl. Abb. 4.1.1.)

Die Gatterschneidmaschinen sind in der Leistungselektronik noch unentbehrlich.

Sie ermöglichen, wenn man Schneidgatter aus Trennschleifscheiben mit einem Winkelprofil zusammenstellt, auch die Herstellung von Chips mit schrägen Schnittflächen in produktiver Weise. Eine Nachätzung der Chipflächen ist indessen erforderlich, um die durch den Trennschleifprozeß gestörten Siliziumgebiete abzutragen.

In der Praxis wird diese Nachätzung auf zweierlei Weise durchgeführt. Entweder überätzt man die Chips nach dem Vereinzeln oder man nutzt den Ätzprozeß als Trennverfahren, d. h. man sägt die strukturierten Si-Scheiben nur ein und ätzt sie anschließend, wobei sie auf einem ätzbeständigen Träger aufgeklebt bleiben. In beiden Fällen wird das durch das Trennschleifen gestörte Material von den Chipoberflächen hinreichend abgetragen.

Mitentscheidend für die Maßhaltigkeit der vereinzelt Chips ist dabei die Geometrie der ätzbeständigen Träger. Nur bei einer strengen Planparallelität wird die Si-Scheibe an allen Stellen gleichmäßig tief eingesägt.

Gatterschneidmaschinen sind Präzisionstrennmaschinen. Schwierig ist die Zusammenstellung mehrerer gleichartiger Außenboard-Trennschleifscheiben zu einem Gatter sowie dessen Abrichtung, wobei die folgenden Toleranzen eingehalten werden müssen:

- Rundlaufabweichung : $< 0,01\text{ mm}$
- Seitenschlag : $< 0,01\text{ mm}$
- Abstandsabweichung zwischen

den Trennschleifscheiben : $< 0,01 \text{ mm}$.

Die Trennschleifscheiben rotieren bei den Gattersägen mit 3 000 - 8 000 U/min.

Der Diamantboard enthält Diamantkörner mit $15\mu\text{m}$ Durchmesser. Als Kühl- und Schmiermittel werden bei den Gattersägen deionisiertes Wasser oder Öl verwendet.

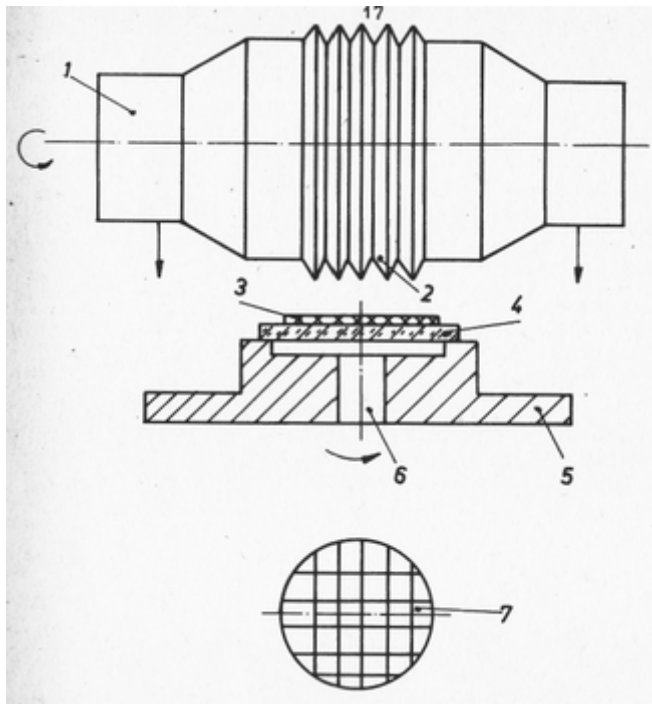


Abb. 4.1.1. Prinzip der Gatterschneidmaschine

1 Gatterwelle

2 Diamantprofiltrennschleifscheiben

3 Siliziumscheibe

4 Glasträger

5 Auflagetisch

6 Vakuumananschluß

7 Vereinzelte Siliziumscheibe, aufgeklebt auf Glasträger (Draufsicht)

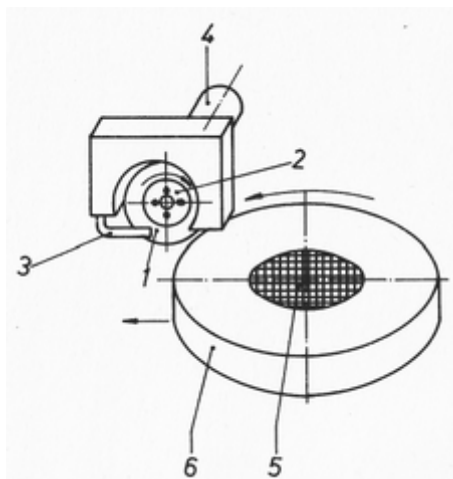


Abb. 4.1.2. Prinzip der Hochgeschwindigkeitssägen

- 1 Sägeblatt
- 2 Flansch
- 3 Spritzwasserzufuhr
- 4 Antriebsspindel
- 5 Siliziumscheibe
- 6 Auflagetisch mit Vakuumhalterung

Hochgeschwindigkeitssägen (vgl. Abb. 4.1.2.)

Die Hochgeschwindigkeitssägen gehören zu den unentbehrlichen technischen Spezialausrüstungen in der Technologie zur Herstellung von Halbleiterbauelementen. Sie müssen gegenwärtig noch aus der UdSSR oder anderen Industrieländern importiert werden. Gleiches gilt für die zugehörigen Sägeblätter (Trennschleifscheiben), die in einem Dickenspektrum von 20 – 200µm angeboten werden. Der Diamantboard enthält ca. 5µm dicke Diamantpartikel. Die Sägeblätter lassen sich nach dem Verschleiß mehrmals regenerieren.

Ein wichtiges Zubehörmaterial für die Hochgeschwindigkeitssägen ist die Selbstklebefolie, auf welche die strukturierten Si-Scheiben zum Vereinzeln aufgeklebt werden. Man sägt beim Vereinzeln in diese Folie hinein (ohne sie aber dabei zu zertrennen). Das gibt die Sicherheit, die Siliziumscheibe völlig durchgetrennt zu haben.

Nach dem Vereinzeln dient die Folie als Chip-Speicher, bis die Chips von der gedehnten Folie mechanisch abgestoßen und weiter verarbeitet werden.

1.2.2. Vereinzeln durch Trennätzen

Die Vereinzeln ausschließlich durch Trennätzen erfordert ein geeignetes Ätzmittel, das bevorzugt die Ausbildung eines Ätzgrabens bewirkt, nach den Seiten hin aber wenig abträgt.

Solche Verfahren kommen dort zur Anwendung, wo noch keine Hochgeschwindigkeitssägen zur Verfügung stehen bzw. wo diese Vereinzelnungsverfahren noch spezielle Vorteile mit sich bringen. Z. B. werden mehrere Diodentypen durch Trennätzen vereinzelt, wobei eine fotolithografisch strukturierte Lotschicht als Ätzmaske dient.

Diese Vorverlötung der Scheiben vor dem Vereinzeln bringt Vorteile für den Bauelemente-Herstellungsprozeß und führt zu einer Erhöhung der Gesamtausbeute.

Das Trennätzen bringt außerdem die gewünschte positive Anschrägung der Chips.

Die chemische Vereinzeln wird aber meist dadurch ausgeschlossen, daß sich schmale

Trennfugen mit den bekannten Ätzmitteln nicht realisieren lassen. Vor- und Nachteile gegenüber der Vereinzelung durch Trenchschleifen sind in der Tab. 4.1.1. zusammengefaßt.

	Vorteile	Nachteile
Trenchschleifen (HG-Sägen)	senkrechte Trennfugen mit einer Breite <100µm geringer Flächenbedarf	teure Ausrüstungen
Trenchschleifen (Gatterschneiden)	hohe Produktivität durch Gatterschnitt	Nachätzung der Schnittflächen erforderlich Trennfugen sind ca. 250µm breit
Trennätzen	keine Ausrüstungsprobleme keine Nachbearbeitung der Trennfugen	hoher Chemikalienbedarf Abprodukteprobleme breite Trennfugen (200 – 400µm)

Tab. 4.1.1. Vor- und Nachteile der Vereinzelungsverfahren

4.1.2.3. Andere Vereinzelungsverfahren

In der Vergangenheit angewendete Vereinzelungsverfahren wie "Ritzen und Brechen", "Gatterläppen", "Ultraschall-Schneiden" oder "Läppmittelstrahlen" (Multistrahlen) sind den oben dargestellten Vereinzelungsverfahren nicht konkurrenzfähig. Sie sind sowohl hinsichtlich der Arbeitsproduktivität und Flächenausnutzung als auch hinsichtlich einer zu hohen Belastung des Si-Materials (Deformation, Verunreinigung) unterlegen.

Als moderne produktive Vereinzelungsmöglichkeiten bieten sich dagegen das "Laserritzen" sowie das "Elektronenstrahltrennen" (Schmelzritzen) an. Beim Laserritzen wird durch die Laserenergie eines Nd:YAG-Lasers das Silizium entlang der Laserspurs in flüchtige Reaktionsprodukte verwandelt. Beim Elektronenstrahltrennen schmilzt das Silizium in der "Schneidepur" und erstarrt wieder polykristallin. Die Si-Scheiben brechen nach beiden Verfahren bei geringer mechanischer Belastung leicht entlang der Schneidspur, wenn diese 50 – 100µm tief in das Material hineinreicht.

Sowohl der Laser- als auch der Elektronenstrahl könnten zur Vereinzelung ebenso schnell und präzise geführt werden wie das Sägeblatt der Hochgeschwindigkeitssäge. Nachteilig ist dagegen die Notwendigkeit des Brechens der Siliziumscheiben (evtl. Durchätzen) und die thermische Belastung (Deformation) des Siliziums in der Nähe der Ritzspur.

4.1.3. Kontrollverfahren

Die Kontrollverfahren zum Vereinzelungsprozeß lassen sich gliedern in

- Routineverfahren, die ständig bei jeder zu vereinzelnden Scheibe bzw. bei jedem vereinzelt Chip angewendet werden müssen

und

- Charakterisierungsverfahren, die gelegentlich, besonders nach technischen Ausfällen oder nach Technologieänderungen, zur Anwendung kommen.

Zu den routinemäßig durchgeführten Verfahren gehört eine mikroskopische Kontrolle

- der Ausrichtung der Sägespur
- der Schnitttiefe
- der Morphologie der vereinzelt Chips (Risse, Kantenausbrüche).

Von den üblichen Charakterisierungsverfahren wird angewendet:

- die rasterelektronenmikroskopische Untersuchung (REM) zur detaillierten Prüfung der Sägespur (ermöglicht Aussagen über die Qualität des Sägeblattes bzw. der Säge).
- die röntgenographische Bestimmung der Störtiefe im Silizium (Bestimmung des erforderlichen Ätzabtrages in den Trennfugen),
- Schrägschliffverfahren (Mikroskopische Untersuchung bestimmter Gebiete am Chip, die durch Abschleifen freigelegt werden).

4.2. Passivierung der Einzelchips (organische Passivierung)

4.2.1. Zielstellung

Das Vereinzeln stellt eine Störung der Periodizität des Halbleiterkristalls dar. Durch den abrupten Abbruch des Kristalls werden an den äußeren Atomen Bindungen frei, die unerwünschte chemisch-physikalische Reaktionen mit den Bestandteilen der Atmosphäre hervorrufen. Weiterhin wird der Oberflächenbereich des Kristalls durch die mechanische Einwirkung beim Vereinzeln gestört; es treten Risse, Brüche u. ä. auf.

Alle diese Störungen führen zu einer Vielzahl von Rekombinationszentren für Löcher und Elektronen. Das führt zu einem unerwünschten Ansteigen des Sperrstromes, der um ein Vielfaches höher als der von den Bauelementedaten zulässige liegt, so daß keine gleichrichtende Wirkung des pn-Überganges mehr vorhanden ist.

Das Ziel der Passivierung besteht darin, die bei der Vereinzelung mechanisch gestörten Gebiete des Kristalls abzutragen und auf der Halbleiteroberfläche durch das Auftragen

geeigneter Materialien stabile Bedingungen zu schaffen, die sich unter dem Einfluß elektrischer Felder und Wärme nicht mehr verändern, nur einen geringen Anteil zum Sperrstrom liefern und die Oberfläche gegen Umwelteinflüsse schützen.

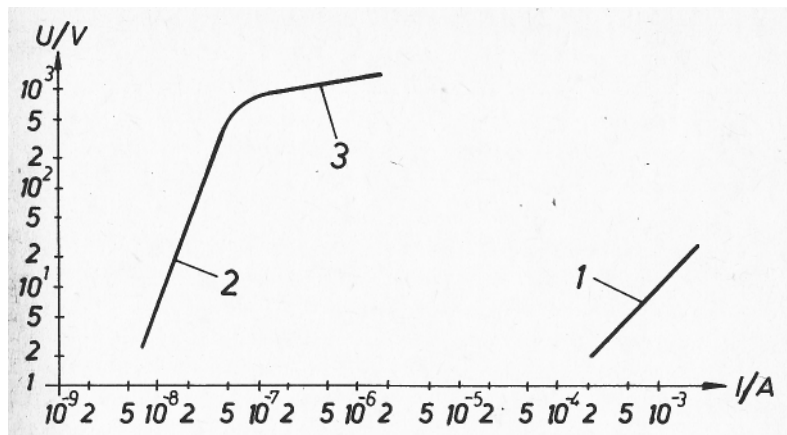


Abb. 4.2.1. Sperrkennlinienverlauf vor und nach der Ätzung

1 vor dem Ätzen

2 nach dem Ätzen, Stromanstieg durch Ausdehnung der Raumladungszone

3 nach dem Ätzen, Gebiet des Volumendurchbruchs

4.2.2. Verfahren und Materialien

Das Verfahren besteht aus 2 Hauptschritten - der Ätzung und der Passivierung.

Bei der Ätzung werden die gestörten Kristallbereiche chemisch abgetragen.

Die Ätzung ist mit basischen oder sauren Ätzmitteln möglich. Bei der basischen Ätzung kommen KOH oder NaOH zum Einsatz. Dabei werden aus dem Silizium lösliche Silikate gebildet. Ein nennenswerter Abtrag erfolgt erst bei Temperaturen von 70 bis 100°C, die Abtragungsgeschwindigkeiten liegen etwa um den Faktor 10 niedriger als bei der sauren Ätzung. Für die saure Ätzung werden Gemische aus HNO_3 und HF verwendet.

„Durch die HNO_3 wird das Si oxidiert und das Oxid dann durch die HF in lösliche Komplexsalze überführt. Durch das Mischungsverhältnis beider Komponenten und die Zugabe weiterer Chemikalien, z. B. Essigsäure (CH_3COOH), läßt sich die Abtragungsgeschwindigkeit in einem weiten Bereich variieren und dem jeweiligen Bauelement optimal anpassen.“

Die Ätzgeschwindigkeit ist abhängig von der Temperatur, der Dotierung und dem Grad der mechanischen Störungen. Durch eine gute Durchmischung der Ätzflüssigkeit und durch Kühlung des Ätzgefäßes wird ein gleichmäßiger Abtrag durch Vermeidung lokaler Überhitzungen und Abtransport der Reaktionsprodukte erreicht. Es werden Abtragungs-

geschwindigkeiten von 1 – 5µm/min eingestellt, so daß sich technologisch vertretbare Ätzzeiten von 3 - 5 min ergeben.

Gebiete der Chips, die nicht durch die Ätzflüssigkeit angegriffen werden sollen, müssen durch geeignete Maskierungen geschützt werden, z. B. Wachs, PVC und Kollektormetallisierung (Au) oder Pb-Lot. Außerdem sind die Ätzgefäße aus Materialien zu fertigen, die durch die Säuren nicht angegriffen werden (Plaste) und keine Verunreinigungen in das Ätzbad bringen. Nach Erreichen des vorgesehenen Ätzabtrages (50 – 100µm) wird der Vorgang durch Entnahme der Chips aus der Ätzlösung und anschließendem gründlichen Spülen in deionisiertem Wasser abgebrochen.

Nun erfolgt die Passivierung. Als geeignete Passivierungsmittel haben sich vor allem Silikongummis und -lacke herausgestellt und seit langem international durchgesetzt. Sie zeigen eine gute Haftung zum Silizium, sind wärmebeständig, schaffen stabile Zustände auf der Halbleiteroberfläche und sind durch ihre Isolationseigenschaften besonders für Hochspannungsbaulemente geeignet.

Silikongummi läßt sich in vielen Varianten herstellen, deshalb ist eine sorgfältige Auswahl bzw. Entwicklung der in Frage kommenden Sorte notwendig.

Bei der Herstellung des Gummis müssen besondere Reinheitsbedingungen beachtet werden, da schon geringe Verunreinigungen bzw. veränderte Zusammensetzungen die empfindliche Halbleiteroberfläche beeinflussen und die elektrischen Kennwerte des Bauelementes bis zur Unbrauchbarkeit verändern können oder die technologische Verarbeitbarkeit des Abdeckstoffes nicht mehr gewährleisten.

Durch die Möglichkeit des Auftragens in flüssiger bis zähflüssiger Form und des anschließenden Aushärtens sind sie gut verarbeitbar. Die Aushärtung kann durch geeignete Zusätze (Vernetzer) bereits bei Raumtemperatur (RTV-Systeme, engl. “room temperature vulcanising“ oder als Kondensationssysteme bezeichnet) oder erst bei erhöhter Temperatur (LTV-Systeme, engl. “low temperature vulcanising“ oder als Additionssysteme bezeichnet) erfolgen.

Der Mechanismus beruht darauf, daß kurzkettige Moleküle durch den Vernetzer zu langkettigen bzw. räumlich vernetzten Makromolekülen durch Aufspaltung funktioneller Gruppen verbunden werden. Dabei werden meist leichtflüchtige Stoffe (Alkohole, Essigsäure u. a.) frei.

Die RTV-Systeme sollen so beschaffen sein, daß sich eine Verarbeitungszeit (Topfzeit) von mindestens 30 min ergibt, LTV-Systeme haben eine nahezu unbegrenzte Topfzeit. Die

Auswahl des entsprechenden Silikongummis erfolgt nach den Verarbeitungsbedingungen (Viskosität, Fließvermögen, Haftfestigkeit am Si, Topfzeit, Temperaturstabilität usw.) und den geforderten elektrischen Eigenschaften der Bauelemente.

Es ist natürlich auch möglich, die ungeätzten Si-Chips auf den Gehäusesockel oder Teile davon zu montieren und anschließend die Passivierung einschließlich Ätzung vorzunehmen. Der Vorteil liegt darin, daß die hohen Temperaturbelastungen und mechanischen Belastungen bei der Montage des Chips auf den Sockel nicht auf die sauber geätzten Siliziumoberflächen und die Passivierung einwirken.

Dafür muß der Ätzvorgang so gestaltet werden, daß die Gehäuseteile nicht angegriffen werden. Die Auswahl der jeweils geeignetsten Montage- und Passivierungstechnologie hängt von dem konkreten Bauelement und den betriebsspezifischen Bedingungen ab.

4.2.3. Ausrüstungen und Technologie

Die Ausrüstungen und die Technologie werden am Beispiel der organischen Abdeckung eines Hochspannungstransistors dargestellt. Die Si-Scheiben werden beim Vereinzeln mit einem speziellen Wachs auf Schneidplatten aufgebracht. Die Chips sind nach dem Schneiden nicht vollständig getrennt, sondern es sind noch Stege von $\sim 80\mu\text{m}$ Restdicke vorhanden; die Au-Kollektormetallisierung ist durch eine Wachsschicht geschützt.

Die Schneidplatten mit den angesägten Si-Scheiben werden in ein Tauchätzbad eingelegt. Mit einer Mischung aus $\text{HF}/\text{HNO}_3/\text{CH}_3\text{COOH}$ werden nun die gestörten Kristallgebiete abgetragen und gleichzeitig erfolgt durch den Ätzabtrag die vollständige Trennung der Chips. Durch Bewegung der Si-Scheiben im Bad ergibt sich die geforderte gute Durchmischung der Ätzlösung als Voraussetzung für einen gleichmäßigen Abtrag. Die entstehende Reaktionswärme wird durch Kühlung des Ätzgefäßes abgeführt und die entstehenden Säuredämpfe werden abgesaugt. Der Umgang mit den Säuren erfordert das Tragen von entsprechender Arbeitsschutzkleidung. Nach der Durchtrennung aller Stege (Ätzzeit 3 - 5 min) wird der Vorgang durch intensives Spülen in deionisiertem Wasser abgebrochen.

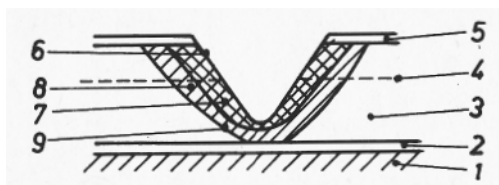


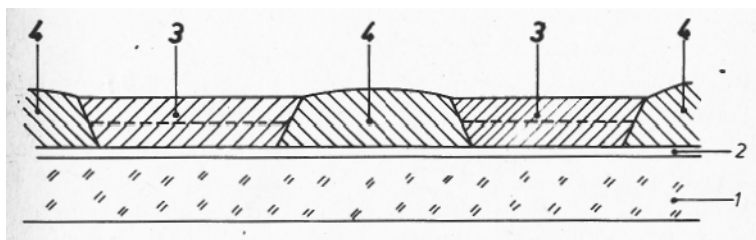
Abb 4.2.2. Querschnittsdarstellung der geätzten Si-Scheibe ,

1 Trägerscheibe 6 Oberflächenkontur nach dem Schneiden

- | | |
|-----------------------|------------------------------------|
| 2 Wachsschicht | 7 gestörtes Gebiet |
| 3 Si-Scheibe | 8 Ätzabtragung |
| 4 pn-Übergang | 9 Oberflächenkontur nach dem Ätzen |
| 5 Kollektormaskierung | |

Das Wachs wird in heißem Trichlorethylen aufgelöst und die Chips liegen in vereinzelter Form mit sauber geätzten Oberflächen vor. Die entstehenden Tridämpfe müssen abgesaugt werden. Die als Schüttgut vorliegenden Chips werden gesichtet und mittels Saugheber und einer Schablone mit einem Raster auf eine mit PVC-Folie beschichtete Glasplatte mit der Kollektorseite aufgelegt. Bei Erwärmung bis an den Erweichungspunkt des PVC "backen" die Chips mit der gesamten Kollektorfläche am PVC auf, damit ist diese Fläche gegen das Benetzen mit Silikongummi maskiert.

Die Chips auf den Glasplatten werden nochmals einer kurzen Reinigungsätzung unterzogen, um schädliche Belegungen von der pn-Oberfläche zu entfernen. Danach wird erneut gründlich mit deionisiertem Wasser gespült und mit Methanol das Wasser anschließend verdrängt. Die Passivierung erfolgt nun dadurch, daß die Zwischenräume zwischen den Chips auf einer Abdeckvorrichtung mit Silikongummi ausgefüllt werden. Dazu muß vorher der Gummi im angegebenen Verhältnis mit Vernetzer gemischt werden. Mittels Stickstoff wird der Silikongummi aus dem Vorratsgefäß durch einen Düsenkamm gedrückt, unter dem die Glasplatte mit dem Chipverband hinwedgebewegt wird.



4.2.3. Querschnittsdarstellung einer beschichteten Glasplatte

- 1 Glasscheibe
- 2 PVC-Folie
- 3 Si-Chip mit pn-Übergang
- 4 Silikongummi

Die Dosierung wird durch Regelung des Druckes und der Geschwindigkeit so vorgenommen, daß alle Zwischenräume ausgefüllt und die Halbleiteroberflächen vollständig bedeckt werden, aber kein Gummi auf die Emitter-Basis-Struktur läuft. Durch die große Topfzeit (bis zu 2h) ist

es möglich, große Posten nacheinander ohne Pause abzudecken. Die Produktivität dieser Vorrichtung ist hoch, das Abdecken eines Chipverbandes dauert weniger als 1 Minute.

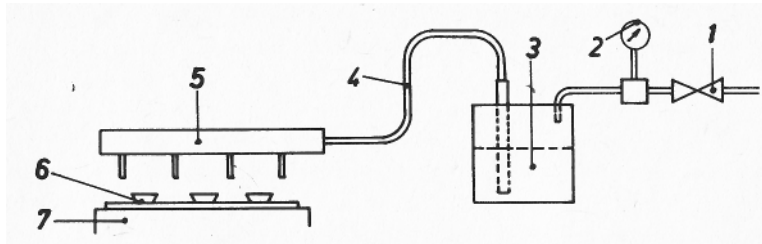


Abb. 4.2.4. Prinzipdarstellung der Abdeckeinrichtung

- | | |
|-------------------------------|--|
| 1 Regelventil | 5 Düsenkamm |
| 2 Manometer | 6 zu beschichtende Glasplatte |
| 3 Silikongummivorratsbehälter | 7 senkrecht zur Zeichenebene beweglicher Tisch |
| 4 flexible Schlauchverbindung | |

Anschließend erfolgt die Kaltaushärtung des Silikongummis in feuchter Stickstoffatmosphäre, die Zufuhr von Feuchtigkeit ist zum Vernetzen notwendig. Danach erfolgt das Ablösen des Chipverbandes mit der PVC-Folie von der Glasplatte und dann das Ablösen der PVC-Folie vom Chipverband. Die Glasplatten werden in einer Speziallösung von anhaftenden Gummiresten gereinigt und erneut mit Hilfe von Druck und Wärme mit PVC-Folie beschichtet. Durch eine Nachbehandlung des Chipverbandes unter erhöhter Temperatur erfolgt die vollständige Vernetzung des Silikongummis.

Die so vorliegenden fertig ausgehärteten Chipverbände können jetzt vollständig vorgemessen werden (außer den Hochstromwerten, da die Kontaktierung über aufgesetzte Spitzen erfolgen muß). Nach dem Vormessen und dem Kennzeichnen fehlerhafter Chips werden die Verbände zerschnitten. Es liegen dann einzelne jeweils mit einem die Halbleiteroberfläche passivierenden Gummikragen versehene Chips vor, die zum nächsten Arbeitsgang, der Kontaktierung, einlaufen.

Bei den Dioden im DO 13/15-Gehäuse werden die Si-Scheiben mit einer strukturierten bleireichen Weichlotschicht versehen (vgl. Pkt. 4.1.2.2.) und dann im Ätzbad durchgeätzt. Das Lot dient hierbei als Maskierung. Anschließend werden im Wasserstoffschutzgas-durchlaufofen die Kupferelektroden beidseitig an das Chip kontaktiert und danach die Oberflächen mit heiß aushärtendem Silikongummi passiviert.

Alle Materialien, mit denen die Halbleiteroberfläche in Berührung kommt, müssen bestimmte Reinheitsbedingungen erfüllen ("halbleiterrein" bis "reinst zur Analyse"), insbesondere dürfen

sie keine Schwermetallionen abscheiden, die instabile Zustände auf den Oberflächen verursachen.

4.2.4. Kontrollverfahren

Bei der Ätzung wird vor allem der genügende Abtrag der gestörten Gebiete kontrolliert. Unter Schutzgasatmosphäre (Stickstoff) wird an Stichproben die Sperrkennlinie auf einen sauberen Verlauf und genügend kleine Sperrströme geprüft. Durch visuelle Kontrolle unter dem Mikroskop wird die Oberflächenkontur nach der Ätzung geprüft.

Wie bereits erwähnt, werden die Chips in den Verbänden durch Überprüfung einer Reihe von elektrischen Parametern bereits vor der Kontaktierung auf die Sockel sortiert. Dadurch wird erreicht, daß nur ein geringer Anteil nichtleistungsdatengerechter Chips, die bei der Vormessung nicht erfaßt werden konnten, weiter montiert wird.

4.3. Chip-Kontaktierung

4.3.1. Zielstellung der Verfahren

Die Kontaktierung des Halbleiterelements muß folgenden Anforderungen genügen:

- Die Kontaktierung muß den elektrischen Kontakt zwischen Halbleiterelement und dem Gehäuse und/oder Elektroden herstellen. Der Übergangswiderstand im Kontaktsystem muß gering sein, damit Leistungsverluste durch Erwärmung im möglichen Umgang vermieden werden.
- Das Kontaktsystem sowie die Ausführung der Kontaktierung sollen einen nur minimalen Anteil zum inneren Wärmewiderstand nach (3) beitragen, um die problemlose Ableitung der Verlustwärme bei elektrischer Belastung des Halbleiterelementes zu sichern. Lotkontakte genügen dann dieser Forderung, wenn die Lotachicht möglichst dünn ist und das Lot die gesamte Chipfläche homogen benetzt.
- Die im elektrischen Betrieb im Halbleiterelement entstehende

Wärme führt zur Ausdehnung des Halbleiterelementes selbst und gleichzeitig zur Ausdehnung der mit dem Chip verbundenen metallischen Werkstoffe. Die Längenänderung durch Temperaturänderung ist eine materialspezifische Größe, die nach

$$L_{\delta_2} = L_0 \cdot \alpha \cdot (\delta_2 - \delta_1) = L_0 \cdot \alpha \cdot \Delta \delta$$

zu berechnen ist.

L_{δ} = Länge bei Endtemperatur

δ_1 = Anfangstemperatur

L_0 = Ausgangslänge bei Anfangstemperatur,

δ_2 = Endtemperatur

α = linearer Ausdehnungskoeffizient

Während Silizium einen linearen Ausdehnungskoeffizienten von $\alpha_{\text{Si}} = 2,64 \cdot 10^{-6} \text{ K}^{-1}$ aufweist, hat der bevorzugte Gehäuse- und Elektrodenwerkstoff Kupfer mit $\alpha_{\text{Cu}} = 16,8 \cdot 10^{-6} \text{ K}^{-1}$ einen 6,4-fach höheren Koeffizienten.

Abb. 4.3.1. zeigt die Ausdehnungsverhältnisse an einem gelöteten Chip bei Temperaturänderung.

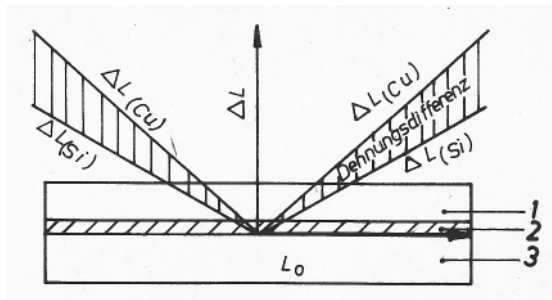


Abb. 4.3.1. Darstellung der Ausdehnungsverhältnisse an einem gelöteten Chip

1 Chip

2 Lotschicht

3 Cu-Sockel

ΔL Längenänderung bei $\delta_2 > \delta_1$

L_0 Ausgangslänge bei δ_1 ($= \frac{1}{2} \cdot \text{Kantenlänge}$)

Die Dehnungsdifferenz, die mit zunehmender Chipgröße ansteigt, muß im Belastungsfall reversibel überwunden werden, d. h., die Dehnungsdifferenz muß von der Lotschicht durch plastische Verformung abgebaut werden. Zur Sicherung der Temperaturwechsellaast-Beständigkeit werden plastische, Pb-reiche Lote eingesetzt. Die Mindestschichtdicke zur Erhaltung der Plastizität in der Lotschicht liegt bei 50µm. Bei größeren Chipflächen

(= 0,5 - 1,0cm²) werden die Chips nicht mehr direkt auf die Kupferteile gelötet, sondern auf Molybdän- oder Wolfram-Träger.

Da die linearen Ausdehnungskoeffizienten von Molybdän mit $\alpha_{Mo} = (3,7 - 5,3) \cdot 10^{-6} \text{ K}^{-1}$ bzw. Wolfram mit $\alpha_W = 4,4 \cdot 10^{-6} \text{ K}^{-1}$ nahe bei α_{Si} liegen, werden die mechanischen Spannungen nicht in das Halbleiterelement übertragen. Diese werden bei einer hartgelöteten Anordnung, z. B. Kupfersockel-W-Trägerscheibe, elastisch aufgenommen. Die Kontaktierung muß weiterhin eine ausreichende mechanische Festigkeit aufweisen, um die Prüfzuverlässigkeit der Anordnung gegenüber Stoß-, Schüttel- und Schwingungsbelastung zu sichern.

4.3.2. Verfahren

Den genannten Forderungen werden die verschiedenen Verfahren zur Chip-Kontaktierung in verschiedener Weise gerecht. Während im unteren Leistungsbereich der Mikroelektronik die Verfahren

- Ankleben mit elektrisch leitenden oder nicht leitenden Epoxidharzklebern,
 - Anglasen mittels Glaslot und
 - Anlegieren durch Bildung einer eutektischen Legierung, z. B. Au-Si, dominieren,
- werden für leistungselektronische Bauelemente die
- Lötverfahren und
 - Druckkontaktiertechnik eingesetzt.

Bei direkter Kontaktierung des Chips auf die Gehäuseteile bzw. mit den Elektroden wird bis zu Chipflächen von ca. 0,5 - 1,0 cm² die Weichlötung angewendet. Unter Löten versteht man definitionsgemäß ein Verfahren, bei dem die stoffschlüssige Verbindung durch schmelzendes metallisches Bindemittel, das Lot, erfolgt, wobei die zu verbindenden metallischen Werkstoffe beim Erhitzen im festen Zustand verbleiben.

Hart- und Weichlotverfahren unterscheiden sich durch die Schmelztemperatur des Lotes. Lote mit Schmelztemperaturen < 450 °C werden als Weichlote bezeichnet, während bei Hartloten die Schmelztemperatur 450 °C übersteigt.

Beim Weichlöten werden im wesentlichen Lote auf Pb-Basis eingesetzt, die die Forderung nach Abbau der mechanischen Spannungen gut erfüllen. Die Erstarrungstemperatur (Solidustemperatur) von den überwiegend eingesetzten PbSn-Loten liegt mit 183 °C bis 327 °C in einem Temperaturbereich, mit dem ein ausreichender Abstand zur maximalen

Temperaturbelastbarkeit, etwa 150 °C bis maximal 200 °C, des Siliziumelementes eingestellt werden kann.

Weichlötungen des Halbleiterelementes werden auch bei schon passiviertem pn-Übergang flußmittelfrei durchgeführt. Zur Sicherung einer möglichst vollständigen Benetzung wird unter einer Schutzgasatmosphäre gelötet. Als Inertgas werden Reinst-N₂ oder N₂-Gemische eingesetzt, während H₂ neben dem Vorteil einer sehr guten Spülwirkung zusätzlich bei Temperaturen = 350 °C eine zunehmende Reduktionswirkung aufweist und somit Flußmittelwirkung besitzt. Die Schutzgasverfahren werden bauelementespezifisch eingesetzt.

Voraussetzung für die Weichlötung des Halbleiterelementes ist eine lötfähige Metallisierung. Als beidseitige Metallisierung der Dioden sowie als Rückseitenmetallisierung für Transistoren hat sich die Vernicklung bewährt. Diese besteht aus einer ersten Ni-Schicht von 0,5µm, die bei 700 °C eingetempert wird und einer 2. Ni-Schicht von 1,2µm.

Da diese Ni-Schichten bei einigen Herstellungstechnologien der pn-Übergangsätzung ausgesetzt sind, wird zusätzlich eine 1,2µm dicke Au-Schicht als Ätzschutz galvanisch abgeschieden. Die Au-Schicht ist bei der Chipkontaktierung eine Benetzungshilfe, insbesondere bei Lötungen unter N₂. Die notwendige Vergoldung der Kontaktflächen kann bei den angewendeten PbSn-Loten zur Ausbildung unerwünschter intermetallischer AuSn-Legierungen führen. Diese bewirken eine Versprödung der Lotschicht und somit eine Verringerung der Temperaturwechsellastbeständigkeit des Bauelementes. Bei ungünstigen AuSn-Konzentrationsverhältnissen kann es infolge des KIRKENDALL-Effekts zur Hohlraumbildung in der Lotschicht kommen und daraus resultierend zu einer unzulässigen Erhöhung des thermischen Widerstandes.

Zur Vermeidung dieser Probleme ist bei PbSn-Loten eine minimierte Au-Schichtdicke und/oder Lote mit kleinem Sn-Gehalt, z. B. PbSn 1 einzusetzen.

Abb. 4.3.2. zeigt ein Ausführungsbeispiel für die Weichlötung einer 1 A-Diode.

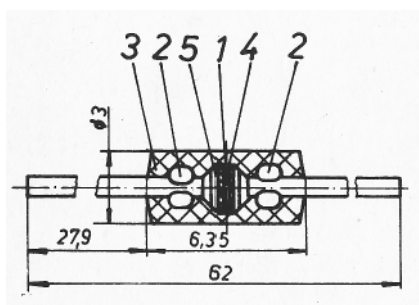


Abb. 4.3.2. Weichlötung einer Diode

1 Si-Element 4 Silikongummi 2 Elektroden 5 Weichlot 3 Plastumhüllung

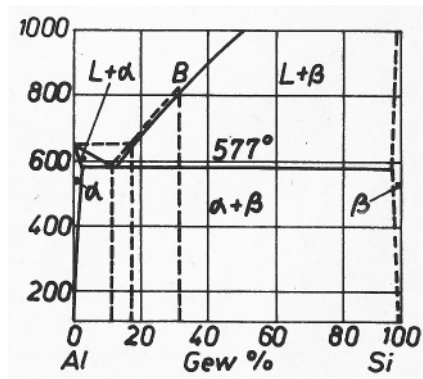


Abb. 4.3.3. Zustandsdiagramm Al-Si

Für die Montage von Halbleiterelementen werden überwiegend die in Tabelle 4.3.1. aufgeführten Lote eingesetzt.

Lot	Zusammensetzung	Schmelztemperatur
SnPb LSn60Pb	59,5 bis 60,5 Sn, Rest Pb	183°C bis 190 °C
SnPb LSn 63	62,5 bis 63,5 % Sn, Rest Pb	183°C
PbIn	70 % Pb, 30 % In	195°C bis 253 °C
PbSn5Ag2	4,5 % - 5,5 % Sn, 1,5 - 2,0 % Ag, Rest Pb	178°C bis 306 °C
PbAg2	2,0 - 2,5 % Ag, Rest Pb	304°C
PbSn1	1,0 - 1,5 % Sn, Rest Pb	325°C

Tab. 4.3.1.

Der Weichlötprozeß erfolgt unter Schutzgas in Durchlaufkontaktieranlagen oder auf Einzelkontaktierplätzen mit unterschiedlichem Mechanisierungsgrad. Während in Durchlaufanlagen N_2 , N_2/H_2 -Gemische und reiner Wasserstoff als Schutzgasatmosphäre eingesetzt werden kann, sind bei Einzelkontaktierplätzen nur nichtexplosive Gasgemische einsetzbar. Für beide Verfahrensvarianten sind hochproduktive Ausrüstungen verfügbar.

Die konventionelle Hartlötung wird bei der Montage von Halbleiterbauelementen lediglich zur Lötung der W- oder Mo-Trägerscheiben zu Gehäuse- bzw. Bauteilkomplettierung eingesetzt. Bevorzugt werden hierfür AgCu-Lote, z. B. LAg 72 mit einer Schmelztemperatur von 780 °C, eingesetzt.

Eine Sonderform der Hartlötung zur Chip-Kontaktierung ist das eutektische Anlegieren. Es wird auch als eutektisches Löten bezeichnet. Bei diesem Verfahren wird der Sachverhalt genutzt, daß Silizium und das Legierungselement, z. B. Au oder Al, bei Temperaturen unterhalb der Schmelztemperatur beider Partner eine schmelzflüssige eutektische Legierung

bilden. Der Legierungsvorgang wird in Abb. 4.3.3. am binären Zustandsdiagramm Al-Si dargestellt.

Bei der Kontaktierung des Siliziumelementes auf eine W-Ronde wird Al als Folie oder Schicht eingebracht. Bei Erwärmung schmilzt Al bei 660 °C und beginnt Si zu lösen.

Bei A (ca. 18 % Si) ist die Schmelze mit Si gesättigt. Das heißt, daß bei dieser Temperatur die Menge des gelösten Si und damit die Eindringtiefe der Legierungsfront nur von der Menge des angebotenen Al abhängt. Erst bei Temperaturerhöhung, etwa auf 800°C, wird mehr Si gelöst (Zusammensetzung Punkt B) und die Legierungsfront reicht weiter in das Si-Element hinein.

Bei Abkühlung scheidet sich ein Si-reicher β -Mischkristall aus. Dieser wächst zunächst als Fortsetzung des Si-Elementes einkristallin auf. Der Vorgang wird als Rekristallisation bezeichnet. Am eutektischen Punkt erstarrt dann die gesamte Restschmelze. Damit wird deutlich, daß die Temperaturführung so zu erfolgen hat, daß die Erstarrung vom Si-Element ausgeht. Durch das Al wird im Si eine p-Dotierung erreicht, so daß die Konzentrationsverhältnisse bei diffundierten Elementen zu beachten sind.

Als Ergebnis dieses Legierungsvorganges wird eine hoch temperaturbelastbare Chip-Kontaktierung erreicht, die bei Verwendung von angepaßten Trägermaterialien auch gleichzeitig Temperaturwechsellast-beständig ist. Das Verfahren wird bevorzugt für größere Chip-flächen angewendet. Es dient insbesondere zur Herstellung von Sandwich-Anordnungen, die aus dem Si-Element und der angelöteten W-Trägerscheibe bestehend, mittels Druckkontaktierverfahren in Scheibengehäuse montiert werden.

Bei der Druckkontaktierung wird das Halbleiterelement einzeln oder als Sandwich zwischen zwei flächige Elektroden gespannt. Die Andruckkraft wird entweder durch gehäuseintern oder durch extern angeordnete Federelemente erzeugt. Abb. 3.1.13. zeigt einen druckkontaktierten Transistor mit zentraler Basis. Der Basiskontakt wird mittels einer im Gehäuse befindlichen Feder angedrückt, während die Druckkraft für den Emitter- und Kollektorkontakt durch Andruck der gesamten Scheibenzelle gegen den Kühlkörper erzeugt wird.

Der Vorteil der Druckkontaktierung liegt in der Möglichkeit zur Erreichung geringerer Wärmewiderstände, da beide Kontaktflächen zur Wärmeableitung eingesetzt werden. Weiterhin ist das Halbleiterelement nicht starr mit den Elektroden verbunden, so daß mechanische Verspannungen bei Temperaturänderung vermieden werden. Um den Einfluß von Planheit und Rauigkeit bei diesem Verfahren zu verringern, werden weiche Ag- oder Au-Folien als Ausgleichsmaterialien eingebracht.

Dennoch werden sehr hohe Anforderungen an die Planheit der Gehäuseteile und des Sandwichs gestellt. Aufgrund dieser Anforderungen ist ein hoher Aufwand bei der Gehäuse- und Bauteilfertigung erforderlich, die sich in erhöhten Gehäusepreisen niederschlagen.

Wegen dieser Nachteile werden Scheibengehäuse und somit die weitgehend nur in Scheibengehäusen angewendete Druckkontaktierung nur dann eingesetzt, wenn aufgrund der großen Chipabmessungen andere Kontaktierverfahren nicht mehr einsetzbar sind.

4.3.3. Kontrollverfahren

Hauptkriterium der Chip-Kontaktierung ist der erreichte Wärmewiderstand. Dementsprechend wird schon bei Erarbeitung des Montageverfahrens, aber auch bei der Überwachung der laufenden Fertigung die Qualität der Chipkontaktierung über die R_{thi} -Mesaung beurteilt. Aus dem Einzelwert und der Breite der statistischen Verteilung läßt sich die Güte der Kontaktierung beurteilen.

Gleichfalls läßt sich aus dem Abfall der Flußspannung (U_F) auf die Kontaktierqualität schließen. Mit diesen zerstörungsfreien Prüfungen ist die Kontaktierung, die sich wie vorn gezeigt, aus mehreren Schichten und Übergängen zusammensetzt, nur summarisch zu beurteilen. Dementsprechend geht in die genannten Meßwerte auch die Qualität der Metallisierung des Elementes und der Bauteile ein. Während der Verfahrensentwicklung und bei Ausfallanalysen wird als zerstörendes Prüfverfahren der metallographische Schliff angewendet.

Mittels Querschliff und Parallelschliff sind Benetzungsfehlstellen oder Schwindungshohlräume (Lunker) direkt erkennbar.

4.4. Draht-Kontaktierung

4.4.1. Zielstellung der Verfahren

Drahtkontaktierverfahren werden bei leistungselektronischen Halbleiterelementen zur Kontaktierung der Emitter- und Basisgebiete von Transistoren eingesetzt. Die prinzipiellen Anforderungen an das Verfahren sind, ähnlich denen der Chip-Kontaktierung, folgende:

- Herstellen des elektrischen Kontaktes zwischen Halbleiterelement und den Emitter- und Basiskontakten des Gehäuses.
- Die Kontaktierung muß eine ausreichende mechanische Festigkeit gegenüber den Prüfbedingungen aufweisen.
- Die Drahtkontaktierung muß für die vorgesehene Stoßstrombelastbarkeit des Bauelementes ausreichend dimensioniert sein.

Der Beitrag zur Wärmeableitung, der über die Drahtkontaktierung erreicht werden kann, ist vernachlässigbar.

4.4.2. Verfahren, Material und Ausrüstungen

Die beiden typischen Verfahren der Draht-Kontaktierung in der Halbleitermontage sind das Thermokompressions-Drahtbonds (TC-Drahtbonds) und Ultraschalldrahtbonds (US-Drahtbonds). Für Bauelemente der Leistungselektronik wird in Übereinstimmung mit dem internationalen Stand ausschließlich das US-Drahtbonds eingesetzt, während das auf Edelmetallbasis arbeitende TC-Drahtbonds speziellen mikroelektronischen Bauelementen vorbehalten bleibt.

Das US-Bonds ist ein Preßschweißverfahren, bei dem gleich- oder verschiedenartige Werkstoffe durch Einwirkung von Druck und Ultraschallschwingungen ohne Entstehung einer flüssigen Phase verbunden werden. Das Funktionsprinzip der US-Schweißung zeigt Abb. 4.4.1.

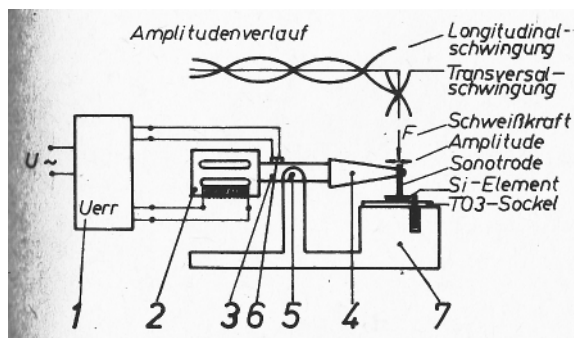


Abb. 4.4.1. Funktionsprinzip des US-Drahtbonders

- | | | | |
|----------------|------------------------|--------------|---------------------------|
| 1 HF-Generator | 2 Schwingner | 3 Übertrager | 4 Amplitudentransformator |
| 5 Aufhängung | 6 Resonanzrückkopplung | 7 Spannkopf | |

Im Hochfrequenz-Generator (HF-Generator) wird Wechselstrom mit der für das US-Schweißen typischen Frequenz von 60 kHz erzeugt. Dieser hochfrequente Wechselstrom wird dem magnetostriktiven oder elektrostriktiven Schwinger zugeführt, wodurch an den Stirnseiten des Schwingers longitudinale Zug-Druck-Spannungen gleicher bzw. doppelter Frequenz entstehen. Diese mechanischen Longitudinalschwingungen werden über den Übertrager und den Amplitudentransformator, in dem sie noch verstärkt werden, zum Bondwerkzeug, der Sonotrode, geleitet. Das Schwingersystem ist in einem Schwingungsknoten mechanisch aufgehängt. Die Abmessungen von Übertrager und Amplitudentransformator müssen zum Erreichen eines stabilen Schwingungssystems $\lambda/2$ bzw. $r \cdot \lambda/2$ betragen. Die Sonotrode ist im Schwingungsmaximum senkrecht zum Amplitudentransformator eingespannt, so daß, wie in Abb. 4.4.1. gezeigt, die Longitudinalschwingungen in Transversalschwingungen umgewandelt werden.

Der größtmögliche Wirkungsgrad des Schwingersystems wird dann erreicht, wenn die Eigenschwingungsfrequenz gleich der aufgezwungenen Frequenz ist, d. h. wenn das System stabil auf einem Resonanzpunkt arbeitet. Abweichungen werden bei modernen Geräten über eine Resonanzrückkopplung nachgestellt. Diese Rückkopplung muß mit hoher Präzision erfolgen, da schon bei Frequenzabweichungen von 200 Hz die Sonotrodenamplitude um 50 % verringert wird. Das Gegenstück der transversal schwingenden Sonotrode ist ein Spannkopf, der als praktisch starres Teil eine deutlich verschiedene Eigenschwingungsfrequenz aufweist. Die Ultraschallschweißung erfolgt, indem z. B. der TO3-Sockel mit aufgelötetem Si-Element im Spannkopf befestigt und über Schweißdraht und aufliegender Sonotrode mit der Schweißkraft F belastet wird.

Bei Beginn der Transversalschwingungen der Sonotrode wird der Schweißdraht zu Schwingungen angeregt, während das Transistorelement annähernd in Ruhe verbleibt. Die innerhalb der Schweißzeit ablaufenden Vorgänge ergeben die Ultraschallschweißung. Obwohl das US-Schweißverfahren in breitem Umfang in der Halbleitermontage eingesetzt wird, steht eine umfassende theoretische Untermauerung des Schweißvorganges noch aus. Den Ablauf einer Draht-Kontaktierung vom Halbleiterelement zur Durchführung eines TO3-Sockels zeigt Abb. 4.4.2.

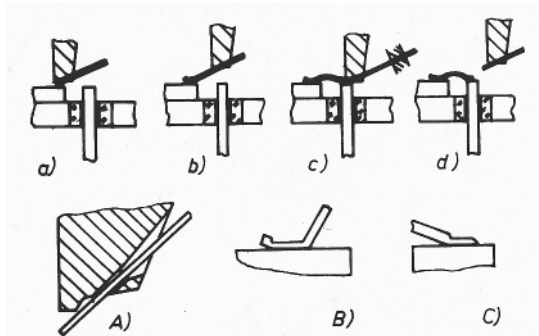


Abb. 4.4.2. US-Draht-Kontaktierung mit Schräglochsonotrode

- | | |
|--|------------------------|
| a) 1. Kontakt auf dem Chip | A) Schräglochsonotrode |
| b) Drahtmanipulation | B) 1. Kontaktstelle |
| c) 2. Kontakt auf den äußeren Anschluß | C) 2. Kontaktstelle |
| d) nach dem Abreißen des Drahtes | |

Für den Ablauf der US-Schweißung auf dem Element und dem äußeren Kontakt sind folgende Verfahrensparameter von entscheidender Bedeutung:

- Schweißkraft F
- Schweißzeit t
- Amplitude ξ als Größe der Schweißleistung P .

Diese geräteabhängigen Größen sind von wesentlichem Einfluß auf das Zustandekommen und die Qualität der US-Schweißung. Die Bestimmung der Parameter erfolgt experimentell über die Verbindungsfestigkeit der Schweißung. Da eine gegenseitige gleichsinnige Beeinflussung dieser Größen untereinander vorliegt, können sich diese Parameter in Grenzen ersetzen.

Für AlSi 1-Draht mit 200µm Durchmesser gelten folgende Schweißparameter als Richtwerte:

- | | | |
|-------------------|-------------------------------|--------------|
| - Schweißleistung | für Elementkontakt | 2,0 - 5,5 W |
| | für Gehäusekontakt (Fe Ni Co) | 5,0 - 10 W |
| - Schweißzeit | | 0,2 - 0,8 s |
| - Schweißkraft | | 3,6 - 4,0 N. |

Das Zustandekommen der US-Schweißung sowie deren Qualität ist von weiteren Einflußgrößen stark abhängig. Von Bedeutung sind insbesondere die Werkstoffpartner und die Oberflächenparameter der Werkstoffe.

Die bevorzugte Werkstoffkombination für die US-Schweißung von Halbleiterelementen ist das System Al - Al. Die Emitter- und Basiskontakte des Elementes werden mit 3,0 - 3,5µm Al bedampft. Das Aufdampfen erfolgt mit Rein-Al unter Hochvakuum. Als Bonddraht hat sich bis 200µm Drahtdurchmesser AlSi 1 mit einer Reißlast F_{ZB} von $(3,5 \pm 0,1)$ N und einer

Bruchdehnung von $e = (15 \pm 3) \%$ bewährt. Im Drahtdurchmesserbereich von $250 - 500 \mu\text{m}$ wird Rein-Al-Draht mit $F_{\text{ZB}} = 11,5 \text{ N}$ und $e = 20 - 30 \%$ eingesetzt.

Der gehäusesseitige Werkstoffpartner ist von der Bauform des Gehäuses abhängig.

Bei TO3-Sockeln bestehen die Stifte der Glasdurchführung aus einer FeNi-Legierung, während bei TO 220- oder TO 218-Trägerstreifen eine CuSn-Legierung Verwendung findet. Diese Grundmaterialien sind galvanisch und/oder chemisch vernickelt. Die für die US-Schweißung bedeutsamen werkstoffabhängigen Parameter sind:

- Kenngrößen der plastischen Verformung (Härte, Dehnung, Streckgrenze),
- Kenngrößen der elastischen Verformung (E-Modul, Dämpfung),
- Schweißdraht (Zusammensetzung, mechanische Kennwerte),
- Schweißfläche (Metallisierung, Schichtdicke, Schichtstruktur),
- Oberflächenzustand (Oberflächengeometrie, -belegungen).

Eine konstant hohe Ausbeute beim US-Schweißprozeß erfordert die Konstanz der genannten Einflußgrößen. Da diese schon aus technischen Gründen nur mit sehr hohem Herstellungs- und Prüfaufwand konstant gehalten werden können, wird unter den ökonomischen Bedingungen des Produktionsprozesses die Konstanz der Haupteinflußgrößen angestrebt und insgesamt die Schweißbarkeit der einzusetzenden Materialien durch Antestung geprüft.

Mit der o. g. Festlegung der Werkstoffparameter besteht die Aufgabe in der Optimierung der Kenngrößen der elastischen und plastischen Verformung dieser Werkstoffpartner. Im Ergebnis dieser Optimierungsuntersuchungen werden u. a. die o. g. Kennwerte des Schweißdrahtes, der Reißlast und Bruchdehnung festgelegt. Weitere wesentliche Einflußgrößen ergeben sich aus dem Oberflächenzustand und der Vertikalstruktur der Schweißfläche.

Im folgenden soll der Einfluß an 2 Beispielen dargelegt werden.

Einfluß der Schichtdicke der Metallisierung

Für die Verbindungsbildung beim US-Schweißen ist die Dicke der Al-Schicht ohne Bedeutung, da auch auf unmetallisiertem Silizium US-Schweißungen reproduzierbar erzielt werden können. Da jedoch die Schweißung ohne Al-Schicht auf Silizium nur durch Freilegung von frischen Oberflächen, d. h. durch Ausbildung von Rissen und Ausbrüchen im μm -Bereich erreicht werden kann, führen solche 2-dimensionalen Kristallbaufehler bei Ausdehnung bis zum pn-Übergang oder bis zur Raumladungszone zur Schädigung der elektrischen Kennlinie des Halbleiterelementes. Die Al-Schicht des Elementes hat also auch die Aufgabe, die-US-Energie zu dämpfen, damit keine Schädigung des Elementes auftreten kann.

Abb. 4.4.3. zeigt den Einfluß der Al-Schichtdicke auf die Bildung von elektrisch wirksamen Kristallstörungen im Silizium-Element.

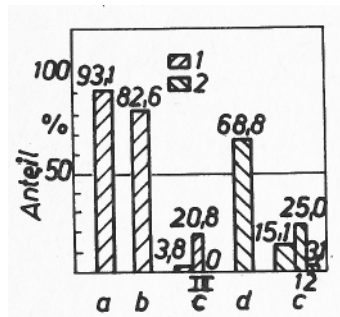


Abb. 4.4.3. Anteil der mit Störungen behafteten Elemente in Abhängigkeit von der Al-Schichtdicke

1 Ausgangssilizium

2 diffundiertes Silizium

Al-Schichtdicke

a = 0,15µm, b = 0,35µm, c = 2,65µm, d = 0,2µm

I maximale Schweißparameter

II minimale Schweißparameter

Dazu wurden US-Schweißungen mit 200µm AlSi 1-Draht auf Ausgangs-Silizium mit Al-Schichtdicken von 0,15µm, 0,35µm und 2,65µm sowie elektrisch aktive Elemente mit 0,2µm und 2,65µm geschweißt. Mit zunehmender Al-Schichtdicke fällt der Anteil der beobachtbaren und elektrisch wirksamen Kristallstörungen. Bei 2,65µm Al-Schichtdicke sind am Ausgangsilizium unter minimierten Schweißdaten keine Kristallstörungen nachweisbar, während am diffundierten Silizium infolge der größeren mechanischen Verspannungen durch die vorhergehenden Diffusionsprozesse noch etwa 3 % Kristallstörungen auftreten. Ab Schichtdicken von 3,2µm bei minimalen Schweißdaten waren die US-Schweißungen von diffundiertem Silizium kristallstörungsfrei.

Auf der Basis dieser Untersuchungen wurde die notwendige Al-Schichtdicke für die US-Schweißung von 200µm-Drähten mit 3,5µm Al festgelegt. Bei der US-Schweißung von 500µm-Drähten werden Al-Schichten von 7 – 10µm erforderlich.

Einfluß der Oberflächenbelegung mit organischen Kohlenwasserstoffverbindungen

Bei der Montage von Halbleiterbauelementen sind die Schweißflächen frei von Verunreinigungen zu halten. Typische Verunreinigungen sind tierische oder pflanzliche Fette, die als Handschweiß oder durch Verschleppung von Schmiermitteln auf die Schweißflächen gelangen können. Schon geringe Spuren dieser Verunreinigungen führen zu einer deutlichen Reduzierung der Schweißbarkeit.

Abb. 4.4.4. zeigt die Abhängigkeit der Schweißbarkeit von der Oberflächenbelegung mit Handschweiß.

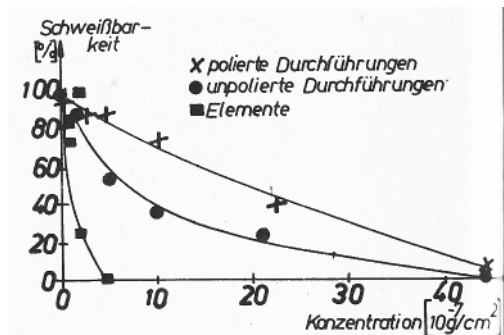


Abb. 4.4.4. Abhängigkeit der Schweißbarkeit von der Oberflächenbelegung mit Handschweiß (geprüft mit tierischem Fett nach TGL 2905)

Schon bei Konzentrationen von $1 \cdot 10^{-7} \text{ g/cm}^2$ ist ein Absinken der Schweißbarkeit auf 50 % gegenüber fettfreien Oberflächen zu verzeichnen. Von diesen Ergebnissen ausgehend wird der Forderung nach bestmöglicher Reinigung der Schweißoberfläche verständlich. Mit der Reinigung der Schweißoberfläche wird häufig z. B. durch Ätzpolieren, gleichzeitig eine Einebnung der Oberfläche verbunden. Damit wird die Schweißbarkeit günstig beeinflusst.

4.4.3. Kontrollverfahren

Als Produktionskontrolle wird eine Sichtprüfung direkt nach der Drahtkontaktierung durchgeführt. Ein weiteres zerstörungsfreies Prüfverfahren der Drahtkontaktierung von Transistoren ist die Messung der Flußspannung zwischen Emitter und Basis. Scher- und Abreißprüfungen sind zerstörende Prüfverfahren, die nur als statistische Stichproben zur Fertigungsüberwachung eingesetzt werden.

Dabei erfolgt das Abscheren bzw. Abreißen der Drahtbrücke unter genau definierten Bedingungen, so daß der Vergleich der Ergebnisse gewährleistet ist.

4.5. Zweitabdeckung mit Silikongummi

Nach der Kontaktierung der Si-Chips auf dem Gehäusesockel und der Drahtkontaktierung von Emitter und Basis bei Transistoren bzw. dem Auflöten des Anoden- oder Katodenanschlusses bei Dioden wird in vielen Fällen sowohl bei glas- als auch bei silikongummipassivierten Chips eine Zweitabdeckung mit Silikongummi vorgenommen. Diese Gummischicht, die bei Transistoren die gesamte Emitter-Basis-Fläche einschließlich der Glaspassivierungsschicht (wenn vorhanden) überdeckt, trägt wesentlich zur Stabilisierung der Transistorkennwerten bei. Bei plastverkappten Bauelementen (vgl. Abschnitt 4.6.3.) verhindert die Zweitabdeckung den direkten Kontakt der Plastmasse mit dem Si-Chip; Reaktionsprodukte, die beim Aushärtvorgang der Verschußmasse entstehen, werden von ihm ferngehalten.

Für glaspassivierte Chips ist diese Zweitabdeckung besonders wichtig; dadurch werden einerseits elektrische Überschlüge über den bei der Doppelgrabentechnik nur ~ 50µm breiten Glasgraben unterbunden. andererseits müssen die Bestandteile der Passivierungsgläser vor aggressiven Umwelteinflüssen geschützt werden. Es können RTV- oder LTV-Gummi eingesetzt werden. LTV-Systeme sind besonders geeignet, da sie sich wegen der nahezu unbegrenzten Topfzeit gut auf Abdeckeinrichtungen verarbeiten lassen. Sie fordern aber wegen der notwendigen Aushärtetemperaturen (bis etwa 190°C) die Verwendung hochschmelzender Lote für die Chipkontaktierung.

Nach der Abdeckung erfolgt eine Sichtkontrolle. Die Gummimenge muß so dosiert sein, daß das gesamte Chip bis zum Rand bedeckt ist, aber kein Abdeckstoff auf den Sockel gelangt. Bei Nichteinhaltung dieser Forderungen sind ggf. die Einstellungen der Abdeckeinrichtung zu korrigieren, die fehlerhaften Bauelemente werden nachgearbeitet.

4.6. Verschuß

4.6.1. Zielstellung

Nach der Kontaktierung liegen die Halbleiterbauelemente noch in offener Form vor, d. h., das Chip mit seinen Anschlüssen zum Sockel ist den Umweltbedingungen schutzlos ausgesetzt. Es muß sowohl ein Schutz gegen chemische Einflüsse (Feuchtigkeit, Umwelteinflüsse usw.) als auch gegen mechanische Belastungen erfolgen.

Die Passivierungen (organische und anorganische) sind z.B. auf die Dauer empfindlich gegen Luftfeuchtigkeit, mit derart anfälligen Bauelementen sind keine stabilen Betriebsbedingungen zu erreichen.

Deshalb ist es also notwendig, die Chips mit einer schützenden und mechanisch stabilen Hülle zu umgeben. Das geschieht entweder durch eine Metallkappe (Gehäuse TO3, A3M, A4M) oder durch eine Umhüllung aus Silikonharzpreßmasse (Gehäuse DO13, DO15, TO/DO218, TO/DO220) oder durch Aufsetzen einer Plastkappe und Verguß im Inneren mit Silikongummi und Epoxidharz.

4.6.2. Metall-Glas/Keramik-Gehäuse

4.6.2.1. Materialien, Verfahren, Ausrüstungen

Bei den Metall-Glas-Gehäusen (TO3, A3M, A4M) sind beim Verschluß die beiden Metallteile, Sockel und Kappe, vakuumdicht miteinander zu verbinden. Im Sockel bzw. in der Kappe (A3M/A4M) befinden sich die gegen das Gehäuse elektrisch durch Glaseinschmelzungen isolierten Durchführungen der Emitter- und Basis- bzw. Anoden-/Katodenanschlüsse. Als günstigste Fügemethode für die o. g. Gehäuse hat sich das Ultrapulsschweißen, auch Kondensatorimpulsschweißen genannt, herausgestellt. Beim Ultrapulsschweißen werden die zu verbindenden Werkstücke innerhalb extrem kurzer Schweißzeiten (1 - 15ms) zusammengefügt.

Die dazu erforderliche Schweißenergie wird einem Kondensator bzw. einer Kondensatorbatterie ($C = 1000\mu\text{F}$) entnommen. Der dabei fließende Schweißstrom liegt in der Größenordnung von 100kA bei einer Schweißenergie von etwa 5000Ws. Infolge der Kürze des Impulses wird der Energieeintrag nur auf die Schweißstelle konzentriert.

Wärmeableitungsverluste sind vernachlässigbar. Infolge Selbstabschreckung durch ihre eigene Masse kommen die Gehäuse praktisch kalt nach der Schweißung aus der Maschine, so daß thermische Spannungen weitgehend vermieden werden. Das ist deshalb wichtig, da sich das empfindliche Si-Chip in unmittelbarer Nähe (1 - 5 mm) der Schweißstelle befindet.

Bei Auslösung des Schweißvorganges wird der Kondensator C in Abb. 4.6.1. über den Impulstransformator Tr entladen. Das Übersetzungsverhältnis des Impulstransformators läßt sich in Abhängigkeit von der Ladespannung des Kondensators und der benötigten Schweißspannung einstellen.

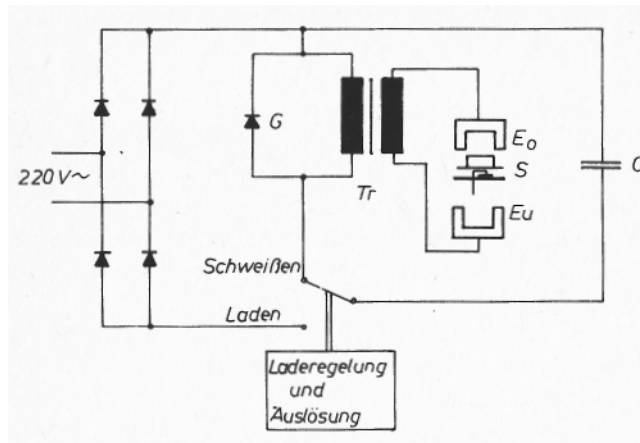


Abb. 4.6.1. Prinzipschaltbild einer Ultrapulsschweißmaschine

C Kondensator Tr Impulstransformator

Eo obere Schweißelektrode Eu untere Schweißelektrode

S Schweißgut (Sockel und Kappe) G Gleichrichter

Der Gleichrichter G parallel zur Primärwicklung des Transformators gestattet die Ausnutzung der induktiv gespeicherten Energie. Die Aufladung des Kondensators erfolgt innerhalb weniger Sekunden und ist abhängig von seiner Kapazität und der gewünschten Schweißenergie. Während dieser Zeit läßt sich die Maschine neu bestücken. Der gesamte Vorgang ist durch entsprechende Zuführ-, Auslöse- und Kontrolleinrichtungen für richtige Sockel- und Kappenlagen in einer hochproduktiven Anlage gut automatisierbar.

Obwohl durch die extrem kurze Schweißzeit mit hoher Energiedichte auch die Verbindung von Metallen mit großer elektrischer und thermischer Leitfähigkeit möglich ist, wird das Verbinden von so unterschiedlichen Materialien wie Kupfer (Sockel) und Stahl (Kappe) möglichst vermieden.

Deshalb wird auf Kupfersockel ein Schweißring aus Stahl vorher hart aufgelötet. Durch geeignete konstruktive Gestaltung von Ringbuckeln in Sockel oder Kappe wird das Schweißvolumen entsprechend der geforderten Festigkeit und der zur Verfügung stehenden Schweißleistung minimiert. Die Schweißbuckel können bei der Herstellung von Kappe oder Schweißring (Stanzen und Prägen bzw. Drehen) gleich mit eingearbeitet werden.

Während des Schweißvorganges muß ein bestimmter Druck auf die Verbindung ausgeübt werden, damit genügend Material nachfließt. Der Druck wird pneumatisch oder hydraulisch erzeugt.

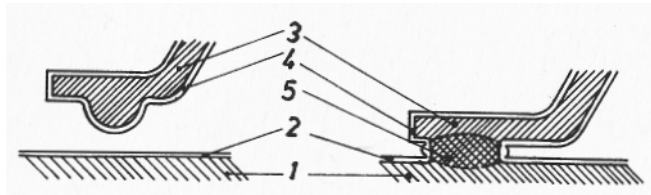


Abb. 4.6.2. Schnittdarstellung durch Sockel und Kappe vor und nach dem Schweißvorgang

1 Stahlsockel

2 Oberflächenveredlung des Sockels (Ni)

3 Stahlkappe mit Schweißbuckel

4 Oberflächenveredlung der Kappe (Ni)

5 Schweißbereich

Als Elektrodenmaterial kommt vor allem Kupfer mit Zulegierungen aus Be, Co, Cr, Ti, W, Zr in Abhängigkeit der zu verbindenden Materialien zur Erhöhung der Festigkeit und damit der Standzeit der Elektroden zum Einsatz. Damit unter der Kappe eine definierte Atmosphäre, die für den stabilen Betrieb des Bauelementes unerlässlich ist, erzielt wird, kann der Schweißvorgang in einem Schutzgaskasten erfolgen oder die Elektroden werden mit Ringdüsen für das Schutzgas, z.B. Stickstoff umgeben.

Große Metall-Keramik-Gehäuse (Scheibengehäuse oder große Schraubgehäuse) werden dagegen meist durch ein anderes Schweißverfahren verschlossen, dem Wolfram-Inertgas- (WIG)-Schweißen. Dabei werden das Gehäuseober- und -unterteil mit Hilfe eines Lichtbogens zwischen einer Wolfram-Elektrode und den Schweißteilen mit oder ohne Zusatzwerkstoff miteinander vakuumdicht verschweißt. Die Wolframelektrode ist von einer Gasdüse umgeben, der Lichtbogen brennt in einer Inertschutzgasumgebung (Argon). Dadurch werden vor allem metallurgische Reaktionen, wie Metalloxydation vermieden.

Die Schweißverbindungen weisen ausgezeichnete mechanische und chemische Gütewerte auf. Für den Verschluß der Durchführungsröhrchen und das Anbringen von Anschlußfahnen bei Diodengehäusen ist dieses Verfahren ebenfalls geeignet.

4.6.2.2. Kontrollverfahren

Die Kontrollverfahren bestehen in der Hauptsache in der Prüfung auf Dichtigkeit der verschlossenen Bauelemente. Dazu werden die Prüflinge in Autoklaven mehrere Stunden unter Druck gesetzt. Durch eventuell vorhandene Lecks dringt das Prüfgas in die Bauelemente ein. Nach Entnahme der Prüflinge aus den Autoklaven wird dann das aus den Lecks wieder ausströmende Gas nachgewiesen. Als Prüfgas kann Helium verwendet werden, das dann mit

entsprechenden Detektoren nachgewiesen wird. Aufgrund seiner geringen Molekülgröße ist Helium geeignet, auch kleinste Lecks sicher aufzuspüren. Dieses Verfahren wird vor allem bei der Einrichtung und periodischen Überprüfung der Maschine und Einstellung der Schweißparameter angewandt. Für eine Massenkontrolle ist es möglich, als Prüfgas Stickstoff zu verwenden. Der Nachweis erfolgt in der Art, daß die Prüflinge in eine Flüssigkeit, z. B. Ethanol, getaucht werden. Ausströmendes Gas ist sofort an der Blasenbildung zu erkennen, undichte Bauelemente werden aussortiert.

4.6.3. Plastverkappte Gehäuse

4.6.3.1. Materialien, Verfahren, Ausrüstungen

Die Umhüllung von Halbleiterbauelementen mit duroplastischen Formmassen hat sich in den vergangenen Jahren besonders bei Bauelementen der Mikroelektronik als dominierendes Verfahren der Gehäuseherstellung durchgesetzt. Durch die Verfügbarkeit von Silikonharzformmassen mit ihrer hohen Temperaturbeständigkeit und Strom-Spannungsfestigkeit hat dieses Verfahren auch bei Leistungsbauelementen Eingang gefunden. Durch diese Art der Verkapung war es erst möglich, die Trägerstreifentechnik (die Gehäuse TO/DO218/220) anzuwenden. Dabei werden auf einem vorgestanzten Metallstreifen für mehrere Bauelemente die Chips montiert und anschließend mit der Formmasse umhüllt. Danach werden die Bauelemente vereinzelt, indem die Stege zwischen ihnen herausgestanzt werden.

Es lassen sich aber auch einzelne Bauelemente in DO13/15-Gehäuse auf diese Weise verschließen. Während bei diesen Gehäusen das Chip vollständig durch die Formmasse umhüllt ist und die Wärmeableitung vornehmlich über die Anschlußelektroden erfolgt, ist bei o. g. Gehäusen der metallische Trägerstreifen nur auf der chiptragenden Seite umhüllt, die Rückseite dient zur Wärmeableitung.

Der Zusammenhalt von Formmasse und metallischen Trägerstreifen wird durch eine form-schlüssige Verbindung gewährleistet (Abb. 4.6.3.).

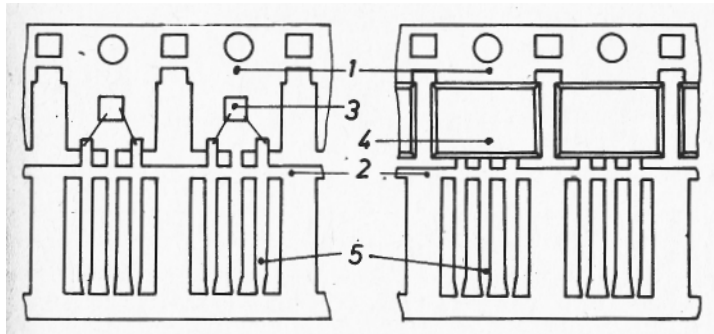


Abb. 4.6.3. Trägerstreifen vor und nach dem Verschluss

1 Kühlblech 3 Si-Chip mit Bonddrähten 5 E-B-C-Anschlüsse
2 Verbindungsstege 4 Plastkappe

Die Grundharze werden zusammen mit Füllstoffen, Härtern bzw. Katalysatoren, Gleit- und Trennmitteln sowie Farbpigmenten zu Formmassen vermischt. Diese Formmassen, die noch chemisch löslich, schmelzbar und thermoplastisch verformbar sind, werden als Pulver oder Granulat geliefert. Zur Erleichterung der Handhabung und der Verarbeitung wird die Formmasse zu Tabletten gepreßt. Unter der Einwirkung von Druck und Temperatur wird die duroplastische Formmasse beim Spritzpreßvorgang plastisch und durch den Härtevorgang in den Endzustand, bei dem Thermoplastizität, Schmelzbarkeit und Lösungsmittlempfindlichkeit nicht mehr vorhanden sind, überführt.

Die zum Einsatz kommende Formmasse muß sorgfältig entsprechend den Anforderungen an das Bauelement (Temperaturbeständigkeit = 150 °C, mechanische und chemische Beständigkeit, Isolationsfestigkeit) und den Verarbeitungsbedingungen (Fließfähigkeit, Gelier- und Härtezeit, Entformbarkeit, Preßfilmbildung usw.) ausgewählt werden. Häufig sind dabei gegenläufige Tendenzen zu verzeichnen, so daß ein geeigneter Kompromiß zwischen Vor- und Nachteilen gefunden werden muß.

Vor der Verarbeitung muß die Formmasse vorgewärmt werden, um ein homogenes Endprodukt zu erzielen. Ein wirtschaftliches und gleichmäßiges Vorwärmen wird erzielt, indem die Tablette zwischen die Platten eines mit Hochfrequenz gespeisten Kondensators gebracht wird.

Die Erwärmung erfolgt durch Ausnutzung der dielektrischen Verlustleistung. Abhängig von der zu erwärmenden Formmassenmenge muß die Leistung des HF-Generators so bemessen sein, daß sich genügend kleine Aufheizzeiten (10 - 30 s) bis zur Erweichung der Tabletten (70 - 90°C) ergeben. Die zu verschließenden Bauelemente (Trägerstreifen oder Einzelbauelemente) werden in eine Form eingelegt. Diese besteht aus 2 Teilen (Ober- und Unterteil). Sie wird vor dem Füllvorgang auf die Verarbeitungstemperatur von 170 °C - 190°C aufgeheizt. In ihr befinden sich Kanäle (Renner) und Angüsse, durch die die Formmasse in die entsprechenden Formnester

für die zu bildende Kappe gedrückt wird. Zum Entweichen von frei werdenden gasförmigen Reaktionsprodukten sind die Formnester mit Entlüftungskanälen versehen.

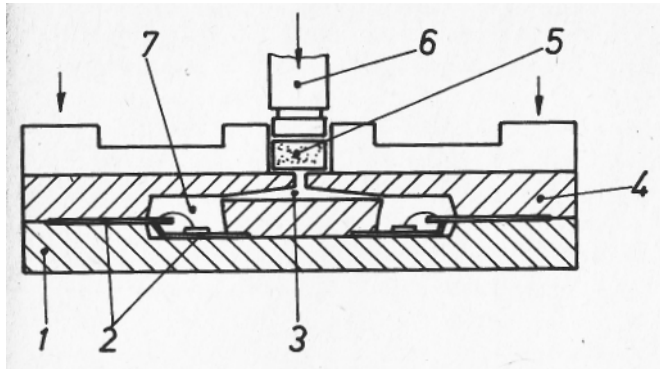


Abb.-4.6.4. Schnittdarstellung einer Spritzpreßform für Trägerstreifen

- | | |
|------------------|---------------------|
| 1 Unterteil | 5 Formstofftablette |
| 2 Trägerstreifen | 6 Preßstempel |
| 3 Renner | 7 Nest für Kappe |
| 4 Oberteil | |

Durch eine automatische Steuerung werden auf doppelwirkenden hydraulischen Pressen die Abläufe zum Zusammenhalt des Werkzeuges und zum Einspritzen des Formstoffes überwacht. Dabei sind der zeitliche Ablauf der Verfahrensschritte, Schließ- und Spritzkraft sowie Einwirkungsdauer und Änderungsgeschwindigkeiten in einem weiten Bereich variierbar und können daher ebenso wie die Temperaturregelung den Verarbeitungsbedingungen des Formstoffes optimal angepaßt werden.

Die Aushärtereaktion beginnt mit dem Temperaturanstieg. Die Verarbeitungsparameter sind so einzustellen, daß der Füllvorgang vor dem Erreichen einer bestimmten Viskosität des Formstoffes abgeschlossen ist, um blasen- und lunkerfreie, homogene Kappen zu erhalten. Nach etwa 2 min ist der Vernetzungsvorgang in der Form zu 85 ... 90 % abgelaufen, die Trägerstreifen werden aus der Form genommen.

Durch eine Wärmebehandlung bei $\sim 200\text{ }^{\circ}\text{C}$ über mehrere Stunden läßt sich die Vernetzung auf etwa 95 % steigern. Gleichzeitig wird eine Verbesserung der mechanischen und thermischen Kenndaten erreicht. Herzfilmreste (Flashs) auf den metallischen Kühlflächen werden durch rotierende Drahtbürsten beseitigt. Das Wegstanzen der Verbindungsstege zwischen den einzelnen Bauelementen kann in einem oder mehreren Schritten erfolgen. Es ist möglich, z. B. zuerst die Stege zwischen den Anschlüssen (Pins) zu entfernen, die Pins eines ganzen Trägerstreifens auf einmal lötfähig zu verzinnen und dann die restlichen Stege zwischen den Kühlblechen auszustanzen.

4.6.3.2. Kontrollverfahren

Die ständigen Kontrollen während und nach dem Verkappen beziehen sich vor allem auf die Einhaltung der eingestellten Verfahrensparameter und des Verfahrensablaufes sowie auf eine einwandfreie Verarbeitung des Formstoffes (keine Einfallstellen, Lunker, Blasen, Schaumbildung). In periodischen Abständen und vor allem bei der Auswahl des Formstoffes werden eine Reihe Temperaturwechsel-Beanspruchungen bzw. -schocktests und Klimatests (Pressure-Cooker-Test: Lagerung in Dampfatmosphäre von 0,3 MPa über 24 h) durchgeführt. Bei diesen und weiteren Extremtests dürfen nur eine festgelegte Anzahl von Bauelementen ausfallen, damit der untersuchte Formstoff als geeignet eingestuft werden kann.

4.6.4. Modulgehäuse

4.6.4.1. Verfahren und Materialien

Beim Verschluß von Modulgehäusen werden eine Reihe von Materialien verwendet, die die unterschiedlichsten Aufgaben zu erfüllen haben. Der mechanische Schutz nach außen wird durch einen duroplastischen Gehäusekörper gewährleistet. Dieser Gehäusekörper besteht aufgrund der an ihn gestellten mechanischen; elektrischen und thermischen Anforderungen (Beständigkeit bis $= 150\text{ }^{\circ}\text{C}$) zweckmäßigerweise aus Silikonharzformmasse oder anderen geeigneten Plastmaterialien.

Dieser Körper und der dazugehörige Deckel werden im Spritzpreßverfahren (Pkt. 4.6.3.1.) hergestellt. Der Gehäusekörper wird unter Zwischenlage einer Silikongummidichtung auf die Grundplatte des Moduls aufgesetzt und auf geeignete Weise mit ihr fest verbunden, z. B. durch Einpreßniete. Die im Inneren des Gehäusekörpers befindlichen elektrisch aktiven Bauteile (Dioden, Thyristoren, Transistoren) werden vergossen. Dabei wird der untere Teil mit einer elastischen Masse, z. B. Silikongummi, ausgegossen. Diese Masse muß temperaturbeständig bis ca. $200\text{ }^{\circ}\text{C}$ sein und die nicht vernachlässigbaren Längenänderungen des Gehäuses bei Erwärmung ungehindert ermöglichen. Der obere Teil wird mit aushärtbaren Epoxidharzen ausgegossen.

Diese Schicht muß den Schutz der Halbleiterchips vor chemischen Einflüssen und Feuchtigkeit gewährleisten. Den Abschluß des Gehäuses nach oben bildet der Gehäusedeckel. In ihm befinden sich Aussparungen für die Durchführungen der elektrischen Anschlüsse sowie zur Aufnahme von Befestigungselementen für den Anschluß von Stromschienen.

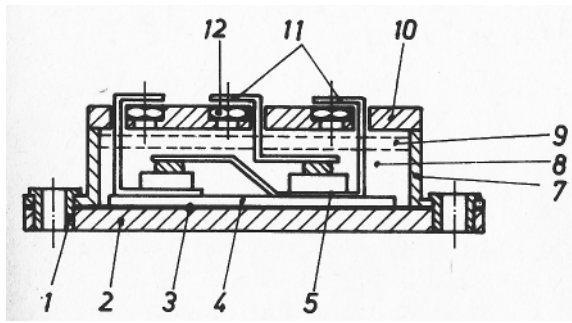


Abb. 4.6.5: Schnittdarstellung durch ein Modulgehäuse

1 Einpreßniet	7 Gehäuse
2 Grundplatte	8 Silikongummiverguß
3 Abdichtgummi	9 Epoxidharzverguß
4 Isolierkeramik	10 Deckel
5 Anschlußelektroden	11 Anschlüsse
6 Si-Chip	12 Mutter

Es ist auch möglich, auf den elastischen Verguß zu verzichten. Die Chips befinden sich dann in hermetisch dichten Kammern, die mit einem Inertgas, z. B. Stickstoff, gefüllt sind.

4.6.4.2. Kontrollverfahren

Vor dem Verschuß der Module ist es zweckmäßig, alle Bauelemente auf ihre einwandfreie Funktion, auch im Hochstrombereich, zu überprüfen. Fehlerhafte Chips können jetzt noch ausgewechselt bzw. die Gehäuse wieder demontiert und erneut verwendet werden.

Die Kosten der Gehäuseteile haben einen nicht unerheblichen Anteil am Gesamtpreis des Moduls. Eine Rückgewinnung von einmal verkappten und vergossenen, aber elektrisch fehlerhaften Modulen ist technisch schwer realisierbar.

Die Einhaltung der Verarbeitungsparameter, das richtige Aushärten von Silikongummi- und Epoxidharzverguß sind während des Verschlusses zu kontrollieren. Außerdem werden die unter Pkt. 4.6.3.2. genannten Eignungs- und Klimatests vorgenommen.

5. Schwerpunkte der Weiterentwicklung

Aus der Aufgabenstellung des Zyklus II leiten sich auch die Schwerpunkte der Weiterentwicklung ab. Mit der Erweiterung des Leistungsbereiches zu höheren Strömen werden im Zyklus II Gehäuseformen Anwendung finden, die bisher in der Halbleitermontage der DDR noch nicht eingesetzt wurden. Für Dioden und Transistoren $> 80A$ kann der Einsatz von Scheibengehäusen erforderlich werden. Diese Gehäuse erfordern die Einführung der Druckkontaktiertechnik. Dafür ist neben den schon erwähnten Problemen des planparallelen Andrucks und der Hartlötung des Sandwiches auch die bisher nicht erforderliche Strukturierung der Emitter-Basisgebiete am Andruckkörper und/oder am Halbleiterelement durch Reliefbildung zu lösen.

Die für die Schaltungsmontage hervorragend geeigneten Modulgehäuse sind bis zum minimal erreichbaren Wärmewiderstand zu optimieren.

Auch die Kombination der Vorteile der Scheibenzelle, zweiseitige Kühlung, mit den Montagevorteilen der Modulgehäuse erscheint realistisch. Auf dem Gebiet der Gehäuse ist weiterhin der Senkung des äußeren Wärmewiderstandes erhöhte Aufmerksamkeit zu schenken. Im höheren Leistungsbereich müssen dem Kunden mit dem Halbleiterbauelementen geeignete Kühlkörper zur Verfügung stehen. Dem Problem der forcierten Kühlung ist durch Entwicklung von Kühlkörperbaureihen, einschließlich Kühlmitteltransport (Ventilatoren, Pumpen), Rechnung zu tragen. Auf dem Gebiet der Montageverfahren werden die dargelegten Verfahren im Prinzip unverändert bestehen bleiben.

Der Schwerpunkt der Weiterentwicklung liegt auf der durchgängigen Automatisierung der einzelnen Verfahrensschritte und in der Folge in der Verkettung dieser zu komplexen, zentral computergesteuerten Fertigungslinien.

Für solche Verfahrensschritte, wie Vereinzeln durch Trennschneiden, Chip- und Drahtkontaktierung von Trägerstreifenbauelementen, sind schon Ausrüstungskomplexe im internationalen Angebot, die vollautomatisch aus dem Magazin den Arbeitsgang mit allen Nebenarbeitsgängen durchführen und mit einer erneuten Magazinierung beenden.

Diese Ausrüstungen sind mikroprozessorgesteuert und bieten die Voraussetzungen zum Anschluß an einen Zentralcomputer zur Steuerung der gesamten Fertigungslinie.

Aufgabe der Verfahrensentwicklung ist es, unter Berücksichtigung der Gesamtkonomie, die verfahrensseitig bestmöglichen Voraussetzungen für den Einsatz vollautomatischer Ausrüstungen zu schaffen.

Literaturverzeichnis

Abschnitt 3.

- Oppermann, L. Konzeption zur Anwendung von Gehäusen für Halbleiter-
Rauter, G. Leistungsbauelemente, VEB Gleichrichterwerk Stahnsdorf 1983
Loof, D.
Lautenschläger, G.
Reuter, U.

Abschnitt 4.1.

- Schiller, Heising, Elektronenstrahltechnologie, Verlag Technik 1978
Panser

Davies, R., IEEE-Trans. on Electron Device, EO-11, 1964, Nr.7, S.313-323
Gentry, F.

Zach, D. A1 und A4 - Bericht zum Thema A4 - 379 "Vereinzelung"
VEB Gleichrichterwerk Stahnsdorf 1981/82

Abschnitt 4.2.

- Noll, W. Chemie und Technologie der Silicone, Weinheim/Bergstraße, 1969
Reuther, H. Silicone. Dresden 1969

Abschnitt 4.3. und 4.4.

- Schade, K. u. a. Halbleitertechnologie, Bd. 2, Verlag Technik, 1983
Oppermann, L. Beiträge zur Anwendung des Ultrahallschweißens an Halbleiter-
bauelementen der Leistungselektronik, Dissertation A, Humboldt-
Universität Berlin, 1982

Heinke, G. Bondverfahren in der Mikroelektronik
Magiera, K. Institut für Rationalisierung der Elektronik/Elektrotechnik
Dresden, 1979

Abschnitt 4.6.

- Früngel, F. u. a. Feintechnische Schweißverfahren mit kurzzeitiger Energie
Bull. Schweiz Elektrotechn. Ver. 64 (1973) 16, 962-974

Autorenkollektiv Grundlagen der Schweißtechnik - Schweißverfahren Berlin, 1983

Schwarzrock, G. Plastumhüllung von Halbleiterbauelementen, Bd. 12 Reihe Probleme
der Festkörperelektronik. Berlin 1982

Angewendete Kurzzeichen

A	Fläche	m ² , mm ²
d	Schichtdicke	m, μm
F	Schweißkraft	N
F _{ZB}	Reißblast	N
f	Frequenz	s ⁻¹
I _{Csat}	Kollektor-Sättigungsstrom	A
I _{FAV}	Flußstrom	A
L _o	Ausgangslänge	m, mm
L	Länge bei	m, mm
P	Schweißleistung	W
P _{Vmax}	maximale Verlustleistung	W
R _{th}	Wärmewiderstand	K/W
R _{tha}	äußerer Wärmewiderstand	K/W
R _{thi}	innerer Wärmewiderstand	K/W
t	Schweißzeit	s
U _{CB0}	Kollektor-Basis- Spannung	V
U _{CE0}	Kollektor-Emitter-Spannung	V
U _{RRM}	Sperrspannung	V
α	linearer Ausdehnungskoeffizient	K ⁻¹
δ ₁	Anfangstemperatur	K
δ ₂	Endtemperatur	K
δ _{jmax}	max. Sperrschichttemperatur	K
δ _u	Umgebungstemperatur	K
λ _i	Wärmeleitfähigkeit	W/mK
λ	Wellenlänge	m, μm
ξ	Amplitude	m, μm
ε	Bruchdehnung	%

Bisher sind in der Schriftenreihe folgende Hefte erschienen:

Heft 1 - Technologie der Leistungselektronik Zyklus I

spezielle Merkmale der Si-Leistungsbau-elemente-Technologie, verschiedene Grundtechnologien, Hauptverfahrensabschnitte, Probleme der Einheitstechnologie, Kontrollmessung Zyklus I

Heft 2 - Technologische Spezialausrüstungen für Zyklus I

TSA zur naßchemischen Bearbeitung, TSA zur Herstellung von pn-Übergängen, TSA zur Metallisierung, TSA zur Fotolithografie, TSA zur mechanischen Oberflächenbearbeitung, Reine Räume

Heft 3 - Technologie der Leistungselektronik Zyklus II

Aufgaben des Zyklus II, Darstellung der angewendeten Grundtechnologien, Gehäuse für leistungselektronische Bauelemente, technologische Hauptschritte (Vereinzeln, Passivieren, Kontaktieren, Zweitabdeckung, Verschluß), Weiterentwicklung

Heft 4 - Technologische Spezialausrüstungen für Zyklus II und III

TSA zum Vereinzeln, TSA zur Oberflächenpassivierung (ohne Glaspassivierung), Ausrüstungen zur Chipkontaktierung, Ausrüstungen für Bauelementeverschuß, Ausrüstungen für die Endfertigung (ohne Meßtechnik), einschließlich Verpackung

Heft 5 - Meßtechnik für leistungselektronische Bauelemente

(Transistoren und Gleichrichterioden) Aufgaben der Meßtechnik, Standardisierung, Kennwerte und Meßverfahren, Prüftechnologie und Qualitätssicherung, meßtechnische Geräte und Ausrüstungen

Heft 6 - Überwachung des Produktionsprozesses

Produktionsprozeß als Teil des betrieblichen erweiterten Reproduktionsprozesses, Qualität und Qualitätssicherungssystem, Prozeßkontrolle und -analyse, mathematisch-statistische Grundlagen, statistische Hilfsmittel, Prozeßinformationen, Weiterentwicklung zur rechnergestützten Produktion