

| Inhaltsverzeichnis  | Seite |
|---|-------|
| <b>I N T E R F A C E - I S</b>  |       |
| 1. Einleitung   | 8     |
| 2. Bussysteme   | 9     |
| 2.1. Allgemeine Grundlagen  | 9     |
| 2.2. Parallele Bussysteme   | 11    |
| 2.2.1. Auswahl von Parallelbussystemen  | 12    |
| 2.2.2. Aufbau von Parallelbussystemen   | 14    |
| 2.2.3. Bustreiber   | 15    |
| 2.2.3.1. Open-Kollektor-Bustreiber  | 17    |
| 2.2.3.2. 3-State-Bustreiber   | 19    |
| 2.2.3.3. Hinweise zur Dimensionierung von Bus-<br>leitungen                             | 22    |
| 3. Interfacebauelementereihe DS 8205 D bis DS 8287 D                                    | 25    |
| 3.1. 1 aus 8 Binärdekoeder DS 8205 D  | 25    |
| 3.2. 4 Bit bidirektionaler Bustreiber DS 8216 D   | 27    |
| 3.3. 8 Bit Bustreiber mit D-Latches DS 8212 D   | 32    |
| 3.4. 8 Bit Bustreiber mit D-Latches<br>DS 8282 D / DS 8283 D                            | 35    |
| 3.5. 8 Bit bidirektionaler Bustreiber<br>DS 8286 D / DS 8287 D                          | 38    |
| 4. Applikative Einweise zum Einsatz der<br>Interfacebauelemente DS 8205 D bis DS 8287 D | 40    |
| 5. Applikationen  | 41    |
| 5.1. 1 aus 10 bzw. 1 aus 16 Decoder   | 41    |
| 5.2. 24 K-Speicherinterface   | 43    |
| 5.3. "Zustandsdekoeder" im U808-System  | 44    |
| 5.4. Universelle Ansteuerschaltung für beliebige<br>Ablaufsteuerungen                   | 44    |
| 5.5. 16 Bit Adresstreiber mit Zwischenspeicher  | 47    |
| 5.6. 8 Bit bidirektionaler Bustreiber für U 880-<br>Datenbussystem                      | 47    |

|   |    |
|---|----|
| 5.7. (8 x 8) Bit Multiplexer  | 49 |
| 5.3. (8 x 8) Bit Demultiplexer  | 49 |
| 5.9. Interfacebauelemente als Lampen-, LED-, Relais- und Leistungstreiber | 51 |
| 6. Anhang   | 54 |
| - Grenzwerte  |    |
| - Betriebsbedingungen   |    |
| - Statische Kennwerte   |    |
| - Dynamische Kennwerte  |    |
| - Abhängigkeiten  |    |
| 7. Literaturverzeichnis   | 73 |